

10/546620

DT09 Rec'd PCT/PTO 23 AUG 2005

DOCKET NO.: 276730US90PCT

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

IN RE APPLICATION OF: Takashi KARIYA, et al.

SERIAL NO.: NEW U.S. PCT APPLICATION

FILED: HEREWITH

INTERNATIONAL APPLICATION NO.: PCT/JP04/01233

INTERNATIONAL FILING DATE: February 5, 2004

FOR: MULTILAYER PRINTED WIRING BOARD

**REQUEST FOR PRIORITY UNDER 35 U.S.C. 119**  
**AND THE INTERNATIONAL CONVENTION**

Commissioner for Patents  
Alexandria, Virginia 22313

Sir:

In the matter of the above-identified application for patent, notice is hereby given that the applicant claims as priority:

<u>COUNTRY</u>	<u>APPLICATION NO</u>	<u>DAY/MONTH/YEAR</u>
Japan	2003-049252	26 February 2003
Japan	2003-049253	26 February 2003

Certified copies of the corresponding Convention application(s) were submitted to the International Bureau in PCT Application No. PCT/JP04/01233. Receipt of the certified copy(s) by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

Respectfully submitted,  
OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

*Surinder Sachar*

Masayasu  
Attorney of Record  
Registration No. 47,301  
Surinder Sachar  
Registration No. 34,423

Customer Number

22850

(703) 413-3000  
Fax No. (703) 413-2220  
(OSMMN 08/03)

**BEST AVAILABLE COPY**

日本特許庁

JAPAN PATENT OFFICE

05. 2. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 2月26日

出願番号  
Application Number: 特願2003-049252

[ST. 10/C]: [JP2003-049252]

出願人  
Applicant(s): イビデン株式会社

RECEIVED  
25 MAR 2004

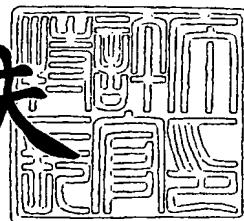
WIPO PCT

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2004年 3月12日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 112317  
【あて先】 特許庁長官殿  
【国際特許分類】 H05K 01/34  
【発明者】  
【住所又は居所】 岐阜県揖斐郡揖斐川町北方 1-1 イビデン株式会社内  
【氏名】 莢谷 隆  
【発明者】  
【住所又は居所】 岐阜県揖斐郡揖斐川町北方 1-1 イビデン株式会社内  
【氏名】 津田 明克  
【特許出願人】  
【識別番号】 000000158  
【住所又は居所】 岐阜県大垣市神田町 2 丁目 1 番地  
【氏名又は名称】 イビデン株式会社  
【代表者】 岩田 義文  
【代理人】  
【識別番号】 100095795  
【住所又は居所】 名古屋市中区栄 1 丁目 22 番 6 号  
【弁理士】  
【氏名又は名称】 田下 明人  
【選任した代理人】  
【識別番号】 100098567  
【住所又は居所】 名古屋市中区栄 1 丁目 22 番 6 号  
【弁理士】  
【氏名又は名称】 加藤 壮祐  
【手数料の表示】  
【予納台帳番号】 054874  
【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9401314  
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 多層プリント配線板

【特許請求の範囲】

【請求項 1】 電子部品が実装され、外部端子を有する多層プリント配線板において、

前記外部端子を両面に配置したことを特徴とする多層プリント配線板。

【請求項 2】 電子部品が実装され、外部端子を有する多層プリント配線板において、

実装エリアに電子部品を収容するザグリを設け、

前記外部端子を両面に配置したことを特徴とする多層プリント配線板。

【請求項 3】 前記片面の外部端子の直下から外して、前記反対面の外部端子を配置したことを特徴とする請求項 1 又は 2 に記載の多層プリント配線板。

【請求項 4】 前記外部端子は、スタック状のバイアホールに接続され、かつ、外部端子に接続されるバイアホールは、隣接層のバイアホールと中心線をずらして配置されていることを特徴とする請求項 1～3 のいずれか 1 に記載の多層プリント配線板。

【請求項 5】 前記多層プリント配線板は、絶縁材料に形成された非貫通孔に導電性材料が充填されて成る片面もしくは両面回路基板を積層することで形成されていることを特徴とする請求項 1～4 のいずれか 1 に記載の多層プリント配線板。

【請求項 6】 前記片面もしくは両面回路基板は、非貫通孔に充填された導電性材料上に形成された導電性バンプを介して相互に接続されていることを特徴とする請求項 5 の多層プリント配線板。

【請求項 7】 前記電子部品の実装領域には、ビアが形成され、近接する部分に放熱機能を有する金属層が形成されていることを特徴とする請求項 1～6 のいずれか 1 に記載の多層プリント配線板。

【請求項 8】 前記外部端子は、BGA であることを特徴とする請求項 1～6 のいずれか 1 に記載の多層プリント配線板。

**【発明の詳細な説明】****【0001】**

本発明は、ICチップなどの電子部品を実装する多層プリント配線板に関し、特に、ICチップを多層化することができ、かつ、応力などの影響を受けることのない多層プリント配線板に関するものである。

**【0002】****【従来の技術】**

片面に導体層を有し、IVH（インナーバイアホール）構造からなる絶縁基板を多層化した技術が、提案されている（例えば、特開平10-13028号など）。それらは、一方の絶縁基板の導体層と他方の絶縁基板のバイアホールとを接続させることにより、電気的に接続を行うものである。外層の導体回路上にはICチップ、コンデンサなどの電気部品を適時実装させることにより、その機能を発揮させる。

**【0003】****【特許文献1】**

特開平10-13028号公報

**【0004】****【発明が解決しようとする課題】**

ICチップを実装した基板の薄膜化、高機能化が要求されている。その理由として、例えば、携帯電話、カメラ、パソコンなどの電子製品の筐体が、小型化、薄膜化していることにある。それらの筐体に収めるためには、すべての材料、部品を薄くし、かつ、機能を低下させることがないようにしなければならない。そのため、ICチップを多層化、積層（三次元実装）することを検討されている。その技術としては、ICチップ上に直接ICチップを実装して、多層化、即ち、下層ICチップ上に、ダイボンディングして上層ICチップを実装することで積層している。積層した各ICチップはワイヤーボンディングを経て接続させていく。それにより、同一面積下において、高密度化と共に小型化を実現できる。

**【0005】**

しかしながら、ICチップを積層したものは、リペアすることができない。また

、実装した後にワイヤーボンディングで接続を取るため、ワイヤーボンディングで接続を取った後でしかICチップもしくは基板を検査することしかできない。そのために、ICチップの内の1つでも不具合があると、実装された基板自体が使用することができないということになってしまう。

#### 【0006】

さらに、積層した回路の下部もしくはICチップ間には、回路を形成しておらず、配線の引き回しをすることができない。そのために、クロック数などの増加に伴い、配線長が長くなることとなる。設計変更や仕様変更の際には、適時実装形成を検討しなければならない。

#### 【0007】

本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、構造的にも容易に多層化でき、設計などの仕様変更に耐え得る多層プリント配線板を提供することにある。

#### 【0008】

##### 【課題を解決するための手段】

発明者が鋭意研究した結果、上記課題を解決するために、ICチップなどの電子部品が実装され、外部端子を有する多層プリント配線板において、外部端子を両面に配置する構造を案出した。

#### 【0009】

該多層プリント配線板の両面から外部端子を接続するパッドを有していることから、その両面に別のプリント配線板などを接続することが可能となる。例えば、表面の外部端子を介して他のICモジュールを実装した状態で、裏面の外部端子を介してプリント配線板に接続することができる。また、実装されるICモジュールの形態の自由度が増す。特に、ICチップの直下にも外部端子が配設されていることが望ましい。それにより、配線の引き出す自由度が増すし、さらにICチップの多層化、積層をすることをでき得る構造となる。配線面積を少なくするため、基板の小型化がなされる。

#### 【0010】

また、別の見方をすれば、該多層プリント配線板に形成される回路は、該基板上

に実装されたICチップに接続させ外部へと引き出されている回路（PKG回路）と、ICモジュールに接続され該多層プリント配線板を介して外部へ引き出される回路（インターポーラ回路）との2種類が混在している。それらを適時効率よく、接続させるためには、両面に外部端子を形成させる方が望ましい。インターポーラとPKG基板との2つの役目を一枚の基板で果たすことができる。そのため、小型化、高機能化をすることができる。また、この場合、多層プリント配線板あるいは別の基板で不良を引き起こしたとしても、検査を行うことができ、多層プリント配線板に別の基板（ICモジュール）を取り付ける前に対応できる。別の基板（ICモジュール）を設計変更（例えば、メモリーであれば容量を変更した等の場合を意味する）したとしても、容易に適応することができる。

#### 【0011】

また、本発明は、ICチップなどの電子部品が実装され、外部端子を有する多層プリント配線板において、実装エリアにザグリを有し、前記外部端子を両面に配置することを技術的特徴とする。ここで、外部端子とは、BGA、PGA、バンプ（半田もしく金属）などの外部へ接続し得る端子を意味する。

#### 【0012】

ザグリが形成されていることから、その実装エリアにおける厚み（多層プリント配線板にICチップを実装した状態での厚み）を薄くすることができる。さらに、ICを多層化して実装しても封止樹脂を含めた基板自体の総厚みを薄くすることもできる。

#### 【0013】

また、上記の両面構造によると、例えば、該多層プリント配線板の片面に、ICチップを実装したプリント配線板を接続し、その反対面には、コンデンサなどのICチップ以外の電子部品を実装した基板を接続させることができる。いわば、インターポーラ的な役目を果たすこともできる。両面に、ICチップなどを含んだプリント配線板を接続する場合は、スタック構造（三次元実装）となり得る。特に、ICチップの下部領域でも外部端子を形成することが可能となる。

#### 【0014】

図13に示すように、外部端子56の直下には、反対面の外部端子56が重ならないことが望ましい。ここで、(A1)、(B1)、(C1)は、図2中の外部端子を拡大して示し、(A2)、(B2)、(C2)は、(A1)、(B1)、(C1)中の外部端子の斜視図である。この場合、外部端子が接触している領域の直下に、反対面の外部端子の接触している領域が重ならないことを意味している。それにより、外部端子に発生している応力をダイレクトに伝わることを防止し、端子の位置ズレ、接触不良を防止し、電気的な接続や信頼性を低下させることができない。そもそも外部端子は、主としてBGA(ボールグリッドアレイ)、バンプ等であるために、導電性バンプなどの外部端子と比べると接続箇所が小さく、応力が集中しやすい。また、他のプリント配線板との材料等の熱膨張率が異なると、熱が加わる(例えば、ヒートサイクル条件下)などの外的な要因によって応力が発生し、その応力が反対面の外部端子へ伝わるが、基板もしくは外部端子において応力が緩和される。そのために、反対面の外部端子への影響を受けない。逆に応力がダイレクトに伝わると、反対面の外部端子の接続部において、剥がれ、クラックや、外部基板との接触不良などの不具合を引き起こす。

また、片面の外部端子および外部端子のパット領域(ランドを含む場合もある)の直下には、反対面の外部端子が重ならないことが望ましい。外部端子のパットの下部にめっき、導電性ペーストなどの導電性材料を充填したときには、パット領域までは、その応力の影響を受けてしまうことがあり、その領域を外して、反対面の外部端子の接続領域を配設することにより、確実に応力の影響を受けなくなる。

### 【0015】

電子部品の実装領域には、ビアが形成されていて、近接する部分に放熱機能を有する金属層が形成されていることが望ましい。特に、ICチップ直下に金属層を設けて、該金属層にビア(非貫通孔)を介して外部端子に接続させることが望ましい。その構成にすることにより、外部端子に接続されたプリント配線板側へ熱を効率よく伝達させ、放熱することができる。

### 【0016】

外部端子は、スタック状のバイアホールに接続され、かつ、外部端子に接続さ

れるバイアホールは、図13中に示すように、隣接層のバイアホールと中心線（X1、X2）をずらして配置されることが望ましい。

スタック構造直上に、外部端子を形成したものであると、外部端子を起因として発生した応力が直接基板内に伝達されるのである。そのために、基板内もしくは反対面の外部端子へとその応力の影響を受けるのである。基板内であれば、スタックビアの接続を阻害するし、反対面の外部端子であれば、接続不良を引き起こしてしまうのである。しかしながら、バイアホールの中心線からずらして、スタック状にバイアホールを形成させると、その応力の伝達が緩衝されるのである。バイアホール内にめっき、導電性ペーストなどを充填したときに効力を発生する。導電性材料を充填させることで応力が伝わり易い状態になる。

#### 【0017】

本発明の多層プリント配線板は、絶縁材料に形成された非貫通孔に導電性材料が充填されて成る片面もしくは両面回路基板を2層以上積層し構成することが最適である。製造方法としては、サブトラ法、アディティブ法（ビルドアップ法含む）ででも行えることができる。しかしながら、サブトラ法では、2層以上を貫通するスルーホールを有する構造により外部端子を配置したのであるなれば、応力を緩衝することができない。それ故に、適用することができない場合がある。

また、ビルドアップ法であれば、心材が含有されない樹脂絶縁層を用いたならば、ザグリ部分を形成することは、樹脂絶縁材料での形状を安定化させることができないので、適用することができない場合がある。

#### 【0018】

片面回路を用いることが望ましい。片面もしくは両面回路基板を接続させる導電性バンプの融点は、外部端子の接着剤（例えば、BGAの接着用半田）の融点よりも高いことが望ましい。それにより、導電性バンプの溶解自体を防止することができるのである。その逆に、導電性バンプの融点が外部端子の接着剤の融点よりも低い場合、外部端子を実装する際、その温度では、導電性バンプがかなりの部分で溶解してしまうために、基板内で流動してしまう。流動する範囲が大きいと導電性バンプを原因として隣の導体層とショートを引き起こしてしまう。一方、流動する範囲が小さいと、基板間で応力が発生してしまう。その応力が緩和

されないと位置ズレを引き起こされてしまう。そのために、導電性バンプの厚みが薄くなり、密着強度や電気特性が低下してしまう。

#### 【0019】

特に、融点は200℃を以上、350℃以下であるものが望ましい。200℃未満では、表層の半田との融点の差が小さい、あるいは、低くなるために、ICチップを実装する際、溶解、拡散などを引き起こし、隣にある独立した導体回路と短絡してしまうことがある。350℃を超えると、金属自体が硬くなりすぎてしまい、接続性が低下する。そのために、導体回路との接合ができなくなってしまうことがある。また、その温度で融解しようとすると、絶縁材料である樹脂が、溶解してしまうために、絶縁材料での絶縁性が低下してしまう。

さらに、220℃～320℃の範囲ものがより望ましい。その範囲であれば、高温高湿下、ヒートサイクル条件化などの信頼性試験においても、導電性バンプが拡散することができない。Sn/Pb、Sn/Ag、Sn/Cu、Sn/Zn、Sn/Sb、Sn/Ag/Cuなどの半田や、スズ、鉛などの金属を導電性バンプとして用いることができる。このとき融点が200℃以上350℃以下であることが望ましい。

#### 【0020】

前述の導電性バンプ内にCu、ZnもしくはSbが配合されていることにより、金属自体の流動を抑えることができる。つまり、一旦再固化した金属にCu合金、Zn合金もしくはSb合金が形成される。その合金がICチップの実装時などの熱の影響を受けて溶解することを防止し、導電性金属の拡散などの不具合を抑えるのである。そのために、ショートすることができなくなり、電気特性を向上させることができるのである。

#### 【0021】

また、ヒートサイクル試験、高温放置などの信頼性試験のとき、特に昇温時（低温⇒高温）あるいは高温下で放置させても、導電性金属の固化の再溶解することを抑制される。そのために信頼性試験も向上させることができる。

また、信頼性試験後の導体層とバイアホールとの密着強度が低下しない。そのために、電気特性も低下するなくなるので、電気特性を向上させることができ

きる。さらにCu、ZnもしくはSb含有の導電性金属では金属自体の流動性が抑えられる。そのため、バイアホールピッチをさらに狭くすることができ、高密度化した多層プリント配線板を得ることが可能になる。

### 【0022】

(Cu含有金属バンプ)

導電性バンプ内にCuが配合されていることにより、金属自体の拡散を抑えることができる。つまり、一旦固化した導電性バンプの金属にCu合金が形成される。その合金が基板にかかる様々な熱履歴（例えば、アニール処理、めっき処理、ICチップ実装工程など）の影響を受けても金属溶解を防止し、導電性バンプ金属の拡散などの不具合を抑える。そのために、抵抗変化やショート、電気性能劣化を抑え、電気特性を向上させることができる。

### 【0023】

また、高温放置、ヒートサイクル試験などの信頼性試験のとき、特に高温下での放置あるいは昇温（低温⇒高温）させても、固化した導電性バンプの再溶解や拡散を抑制させる。

さらに、導電性バンプと導体部分の界面への水分の浸入を抑制させてるので、界面における水分を起点とする膨張、収縮が発生することがなくなる。界面付近における部分的な電気的な絶縁状態（該水分が隙間を形成させることを意味する）を作り出さないので、電気的な接続性が確保される。そのために信頼性試験も向上させることができる。

さらに、信頼性試験後の導体層とバイアホールとの間には、水分が浸入しないことから密着強度が低下しない。水分が浸入すると、温度上昇した際、その水分が起点となり膨らむことがある。そのために、隙間を形成したり、クラックなどが発生したりしてしまい、密着性が低下してしまう。その発生がないために、接触性の低下による強度低下がなくなり、信頼性を向上させることができる。

さらにCu含有の導電性金属では金属自体の拡散性が抑えられる。そのため、バイアホールピッチをさらに狭くすることができるので、高密度化した多層プリント配線板を得ることが可能である。

### 【0024】

固化した導電性金属と導体回路との界面には、Cu—導電性金属からなる合金層が形成されている。その合金膜の形成が保護膜となり、該導電性金属のその他の部分の金属の流動を防止しているのである。また、その膜の形成により、熱履歴や熱工程などの熱の影響を受けたとしても、新たなCu合金の形成、特に導体回路での形成を防止されるので、導電性金属の流動を抑えられるのである。

#### 【0025】

前述の導電性バンプには、Sn—Pb—Cu、Sn/Cu、Sn/Ag/Cu、Sn/Ag/In/Cu、Sn/Cu/Znのいずれか1つを用いられていることが望ましい。これらには、Cuが配合されているので、導電性バンプを用いることで上記作用、効果を得られる。

#### 【0026】

また、鉛を用いる金属材料は、環境を悪化させる要因となるために、使用に対する制限がされているため、鉛を用いない金属材料を用いることが望ましい。しかしながらこれ以外の半田の組成であってもCuを配合されているものであれば用いることができるのである。前述の導電性バンプにおけるCuの配合比が0.1～7wt%であることが望ましい。

#### 【0027】

0. 1wt%未満であると、固化した後のCu合金の形成が少ないため、再溶解した際に、導電性バンプの流動を抑えられない。そのために隣り合う別の導体層とで接続が発生しやすい。また、導電性金属と導体回路の界面において、その一部分でCu合金膜が形成されない箇所が発生してしまう。そのCu合金膜非形成部分から、導電性金属の溶解、拡散が発生してしまう。7wt%を超えると、融点が高くなり、熱をかけたとしても溶解しにくくなる。そのために、導電性バンプ自体が硬くなってしまう。導体層とバイアホールを接触させたとき、その硬くなってしまうので、導体部分において、接触しないことや導体にクラックを発生したりするために、電気接続性や密着性が低下してしまうことがある。

#### 【0028】

上述の範囲であれば、導電性バンプでの流動性を抑えられ、適切にCu合金を形成させることができ、導体との密着性も確保することができるのである。

さらに、導電性バンプにおけるCuの配合比が0.5～5wt%であることが望ましいのは、もっとも密着強度が増すことができる所以である。また、硬度的にも適度なものであり、導体間で均一に広がることができるので、電気接続性も向上させられる。さらに導電性バンプを有しているバイアホールを埋めた導電性金属の種類（めっき、導電性ペースト、それらの複合体など）によらず、密着性を向上させることができる。

### 【0029】

#### (Zn含有金属バンプ)

導電性バンプ内にZnが配合されていることにより、金属自体の拡散を抑えることができる。つまり、一旦固化した導電性バンプの金属にZn合金が形成される。その合金が基板にかかる様々な熱履歴（例えば、アニール処理、めっき処理、ICチップ実装工程など）の影響を受けても金属溶解を防止し、導電性バンプ金属の拡散などの不具合を抑えるのである。そのために、抵抗変化やショート、電気性能劣化を抑え、電気特性を向上させることができる。

また、高温放置、ヒートサイクル試験などの信頼性試験のとき、特に高温下での放置あるいは昇温（低温⇒高温）させても、固化した導電性バンプの再溶解、拡散を抑制される。

さらに、導電性バンプと導体部分の界面へのZnもしくはZn合金層が導体回路の金属などの浸入を抑制する。つまり、Zn層がバリア層の役目を果たしているのである。その界面における異種物質が形成されると、その部分は他の部分と比較すると融点や熱膨張の異なるものが形成されるのである。そのためにその異種物質を起点とする膨張、収縮が発生してしまい、界面付近における部分的な応力が発生してしまうために、絶縁性が確保されないのである。そのために信頼性も低下してしまうのである。

さらに、信頼性試験後の導体層とバイアホールとの間には、水分が浸入しないことから密着強度が低下しない。水分が浸入すると、温度上昇した際、その水分が起点となり膨らむことがある。そのために、隙間を形成したり、クラックなどが発生したりしてしまい、密着性が低下してしまう。その発生がないために接触性低下による強度低下がなくなり、信頼性を向上させることができる。

さらにZn含有の導電性金属では金属自体の拡散性が抑えられる。融点が高くなりやすいからである。そのため、バイアホールピッチをさらに狭くすることができ、高密度化した多層プリント配線板を得ることが可能である。

### 【0030】

固化した導電性金属と導体回路との界面には、Zn—導電性金属からなる合金層が形成されている。その合金膜の形成が保護膜となり、該導電性金属の他の部分の金属の流動を防止する。また、その膜の形成により、熱履歴や熱工程などの熱の影響を受けたとしても、新たなZn合金の形成、特に導体回路での形成を防止されるので、導電性金属の流動を抑えられる。

### 【0031】

前述の導電性バンプには、Sn/Zn、Sn/Ag/Zn、Sn/Cu/Znのいずれか1つを用いられていることが望ましい。これらには、Znが配合されているので、導電性バンプを用いることで上記作用、効果が得られる。

また、鉛を用いる金属材料は、環境を悪化させる要因となるために、使用に対する制限がされているため、鉛を用いない金属材料を用いることが望ましい。しかしながらこれ以外の半田の組成であってもZnを配合されているものであれば用いることができる。

### 【0032】

前述の導電性バンプにおけるZnの配合比が0.1～10wt%であることが望ましい。

0.1wt%未満であると、固化した後のZn合金の形成が少ないため、再溶解した際に、導電性バンプの流動を抑えられない。そのために隣り合う別の導体層とで接続が発生しやすい。また、導電性金属と導体回路の界面において、その一部でZn合金膜が形成されない箇所が発生してしまう。そのZn合金膜非形成部分から、導電性金属の溶解、拡散が発生してしまう。

10wt%を超えると、融点が高くなり、熱をかけたとしても溶解しにくくなる。そのために、導電性バンプ自体が硬くなってしまう。導体層とバイアホールを接触させたとき、その硬くなってしまうので、導体部分において、接触しないことや導体にクラックを発生したりするために、電気接続性や密着性が低下してし

まうことがある。

上述の範囲であれば、導電性バンプでの流動性を抑えられて、導体との密着性も確保することができる。さらに、導電性バンプにおけるZnの配合比が0.5～9wt%であることが望ましいのは、もっとも密着強度が増すことができる。また、硬度的にも適度なものであり、導体間で均一に広がることができるので、電気接続性も向上させることができる。さらに導電性バンプを有しているバイアホールを埋めた導電性金属の種類（めっき、導電性ペースト、それらの複合体など）によらず、密着性を向上させることができる。

#### 【0033】

また、アンチモンを含有したものを用いてもよい。その場合は、アンチモンが亜鉛を配合したときと同じ役目を果たしている。つまり、アンチモンがバリア層の役目を果たして、銅との合金層の形成を阻害しているのである。アンチモンの配合比は、0.1～10%であることが望ましい。0.1wt%未満であると、固化した後のアンチモン合金の形成が少ないため、再溶解した際に、導電性バンプの流動することを抑えられない。そのために隣り合う別の導体層との接続が発生しやすい。また、導電性金属と導体回路の界面において、その一部分でアンチモン合金膜が形成されない箇所が発生してしまう。そのアンチモン合金膜非形成部分から、導電性金属の溶解、拡散が発生してしまう。

10wt%を超えると、融点が高くなり、熱をかけたとしても溶解しにくくなる。そのために、導電性バンプ自体が硬くなってしまう。導体層とバイアホールを接触させたとき、その硬くなってしまうので、導体部分において、接触しないことや導体にクラックを発生したりするために、電気接続性や密着性が低下してしまうことがある。上述の範囲であれば、導電性バンプでの流動性を抑えて、導体との密着性も確保することができる。

#### 【0034】

それ以外にもSn/Pb、Sn/Ag、Sn/Ag/Cu等の一般的に適用される半田ペーストもしくは導電性ペーストをなどを用いてもよい。

#### 【0035】

（片面回路基板の概要説明）

本発明に係る多層プリント配線板を構成する基本単位としての片面回路基板は、絶縁性基材として、完全に硬化した樹脂材料から形成される硬質の樹脂基材を用いることが望ましい。このような樹脂材料の採用によって、樹脂基材上に導体回路を形成するための銅箔を加熱プレスによって圧着させる際に、プレス圧による絶縁性基材の最終的な厚みの変動がなくなるので、バイアホールの位置ずれを最小限度に抑えて、ビアランド径を小さくできる。したがって配線ピッチを小さくして配線密度を向上させることができる。また、基材の厚みを実質的に一定に保つことができるので、後述するような充填バイアホール形成用の開口をレーザ加工によって形成する場合には、そのレーザ照射条件の設定が容易となる。

#### 【0036】

このような絶縁性樹脂基材として、ガラス布エポキシ樹脂基材、ガラス布ビスマレイミドトリアジン樹脂基材、ガラス布ポリフェニレンエーテル樹脂基材、アラミド不織布-エポキシ樹脂基材、アラミド不織布-ポリイミド樹脂基材から選ばれる硬質基材が使用されることが好ましく、ガラス布エポキシ樹脂基材が最も好ましい。それ以外にも、熱可塑性樹脂にポリイミドなどの熱硬化性樹脂、それらの複合体、感光性樹脂、光硬化性樹脂を用いてもよい。

#### 【0037】

また、上記絶縁性基材の厚さは、 $20 \sim 600 \mu m$ が望ましい。その理由は、 $20 \mu m$ 未満の厚さでは、強度が低下して取扱いが難しくなるとともに、電気的絶縁性に対する信頼性が低くなるからである。また、ザグリを形成させたときの形状保持性が低下してしまうときがあるからである。 $600 \mu m$ を超えると、微細なバイアホール形成用開口が難くなると共に、基板そのものが厚くなるためである。

#### 【0038】

上記絶縁性基材の片面に形成される導体層あるいは導体回路は、絶縁性基材上に適切な樹脂接着剤を介して銅箔を貼付し、その銅箔をエッチング処理することによってそれぞれ形成される。

#### 【0039】

すなわち、上記導体層は、厚さが $5 \sim 50 \mu m$ の銅箔を、半硬化状態を保持され

た樹脂接着剤層を介して絶縁性基材上に加熱プレスすることによって形成し、また導体回路は、銅箔を加熱プレスした後、銅箔面に感光性ドライフィルムを貼付するか、液状感光性レジストを塗布した後、所定の配線パターンを有するマスクを載置し、露光・現像処理することによってめっきレジスト層を形成し、その後、エッチングレジスト非形成部分の銅箔をエッチング処理することによって形成されるのが望ましい。

#### 【0040】

導体回路を形成させた後に、ルーター、レーザ、パンチングなどで開口を形成させる。その開口の大きさとして、個片である基板にした場合において、基板の面積に対して、10～70%であることが望ましい。10%未満では、ザグリの形成領域が小さいために、形成するメリットが小さくなる。70%を超えると、プレスなどのおける強度が保てないし、外部端子の形成する領域が小さくなるので、実装するICチップが制限される要因になってしまう。

#### 【0041】

上記銅箔の絶縁性基材上への加熱プレスは、適切な温度および加圧力のもとで行なわれ、より好ましくは、減圧下において行なわれ、半硬化状態の樹脂接着剤層のみを硬化することによって、銅箔を絶縁性基材に対してしっかりと接着され得るので、従来のプリプレグを用いた回路基板に比べて製造時間が短縮される。このとき、ザグリを形成した場合には、ザグリ部分を保護するためとその界面部分における接着剤の流動を防止するために、保護フィルムを用いるなどして行う方が望ましい。

#### 【0042】

なお、このような絶縁性基材上への銅箔の貼付に代えて、絶縁性基材上に予め銅箔が貼付された片面銅張積層板を採用し、その片面銅張積層板を硫酸一過酸化水素、過硫酸塩、塩化第二銅、塩化第二鉄の水溶液から選ばれる少なくとも1種によりエッチング処理して導体回路を形成することもできる。

上記導体回路の各バイアホールに対応した表面には、導体回路の一部としてのランド(パッド)が、その口径が50～250μmの範囲に形成されるのが好ましい。

また、バイアホールをスタックで積層する場合には、バイアホールの中心線からずらして形成させるほうが望ましい。それにより、スタック構造で伝達される応力を緩衝することができるのである。

#### 【0043】

上記導体回路の配線パターン表面に粗化層を形成し、回路基板相互を接合する接着剤層との密着性を改善し、剥離（デラミネーション）の発生を防止することが好ましい。

粗化処理方法としては、例えば、ソフトエッチング処理や、黒化（酸化）一還元処理、銅ニッケルーリンからなる針状合金めっき（荏原ユージライト製：商品名インタープレート）の形成、メック社製の商品名「メックエッチボンド」なるエッチング液による表面粗化がある。

#### 【0044】

このような導体回路が形成された絶縁性樹脂基材の表面と反対側の表面から、導体回路に達するように形成されるバイアホール形成用開口は、パルスエネルギーが0.5～100mJ、パルス幅が1～100μs、パルス間隔が0.5ms以上、ショット数が3～50の条件で照射される炭酸ガスレーザによって形成されることが好ましく、その開口径は、50～250μmの範囲であることが望ましい。

その理由は、50μm未満では開口に導電性物質を充填し難くなると共に、接続信頼性が低くなるからであり、250μmを超えると、高密度化が困難になるからである。

#### 【0045】

このような炭酸ガスレーザによる開口形成の前に、絶縁性基材の導体回路形成面と反対側の面に樹脂フィルムを粘着させ、その樹脂フィルム上からレーザ照射を行うのが望ましい。

#### 【0046】

この樹脂フィルムは、バイアホール形成用の開口内をデスマニア処理し、そのデスマニア処理した後の開口内に電解めっき処理によって金属めっきを充填する際の保護マスクとして機能し、またバイアホールの金属めっき層の直上に突起状導体

(導電性バンプ) を形成するための印刷用マスクとして機能する。

#### 【0047】

上記樹脂フィルムは、たとえば、粘着剤層の厚みが1～20μmであり、フィルム自体の厚みが10～50μmであるPETフィルムから形成されるのが好ましい。

その理由は、PETフィルムの厚さに依存して後述する突起状導体の高さが決まるので、10μm未満の厚さでは突起状導体が低すぎて接続不良になりやすく、逆に50μmを超えた厚さでは、接続界面で突起状導体が拡がりすぎるので、ファインパターンの形成ができないからである。

#### 【0048】

上記バイアホール形成用開口内に導電性物質を充填してバイアホールを形成するには、めっき充填や導電性ペースト充填が望ましい。

充填工程をシンプルにして、製造コストを低減させ、歩留まりを向上させるためには、導電性ペーストの充填が適しているが、ペースト内の組成比（導電性金属、樹脂、硬化剤など）によっては硬化収縮が大きくなりすぎてしまうことがある。それよりも充填したときの形状や接続信頼性の点ではめっき充填が望ましい。

#### 【0049】

上記めっき充填は、電解めっき処理または無電解めっき処理のいずれによっても行うことができるが、電解めっき処理によって形成される金属めっき、たとえば、すず、銀、半田、銅／すず、銅／銀等の金属めっきが好ましく、とくに、電解銅めっきが最適である。

#### 【0050】

電解めっき処理により充填する場合は、上記絶縁性基材の銅箔貼付面（導体回路形成面）に予め保護フィルムを粘着させた状態で、絶縁性基材に形成された銅箔をめっきリードとして電解めっきを行う。この銅箔（金属層）は、絶縁性基材の一方の表面の全域に亘って形成されているため、電流密度が均一となり、バイアホール形成用開口を電解めっきにて均一な高さで充填することができる。

ここで、電解めっき処理の前に、非貫通孔内の金属層の表面を酸などで活性化

処理しておくとよい。

#### 【0051】

また、電解めっきした後、開口縁から盛り上がった電解めっき（金属）を、ベルトサンダー研磨やバフ研磨等により除去して、平坦化することが望ましい。

#### 【0052】

さらに、めっき処理による導電性物質の充填の代わりに、導電性ペーストを充填する方法、あるいは電解めっき処理又は無電解めっき処理によって開口の一部を充填し、残存部分に導電ペーストを充填して行うこともできる。

上記導電性ペーストとしては、銅、スズ、金、銀、ニッケル、各種半田から選ばれる少なくとも1種以上の金属粒子からなる導電性ペーストを使用できる。

#### 【0053】

また、上記金属粒子としては、金属粒子の表面に異種金属をコーティングしたものも使用できる。具体的には銅粒子の表面に金、銀から選ばれる貴金属を被覆した金属粒子を使用することができる。

#### 【0054】

なお、導電性ペーストとしては、金属粒子に、エポキシ樹脂などの熱硬化性樹脂、ポリフェニレンスルフィド（PPS）樹脂を加えた有機系導電性ペーストが望ましい。

#### 【0055】

上記レーザ加工によって形成された開口は、その孔径が $20 \sim 150 \mu\text{m}$ の微細径であるため、導電ペーストを充填する場合には、気泡が残り易いので、電解めっきによる充填が実用的である。

#### 【0056】

上述した片面回路基板に形成されるバイアホールは、その配置密度が、LSIチップ等を搭載すべく外側に積層された片面回路基板については最も大きく、マザーボードに接続されるべく外側の他の片面回路基板については最も小さくなるように形成される、すなわち、積層される各回路基板に形成されるバイアホール間の距離は、LSIチップ等を搭載する側の回路基板からマザーボードに接続される側の回路基板に向かうにつれて大きくなるように形成されることが好ましく

、このような構成によれば、配線の引き回し性が向上する。

#### 【0057】

本発明による多層プリント配線板を製造する上で、積層される基本単位となる片面回路基板には、バイアホール上に突起状導体、すなわち導電性バンプを設けて、他の片面回路基板との電気的接続を確保するように構成することが望ましい。

この導電性バンプは、レーザ照射によって形成された保護フィルムの開口内に、めっき充填または導電性ペーストを充填することによって形成されることが望ましい。

#### 【0058】

上記めっき充填は、電解めっき処理または無電解めっき処理のいずれによっても行うことができるが、電解めっき処理が望ましい。

電解めっきとしては、銅、金、ニッケル、スズ、各種半田等の低融点金属を使用できるが、スズめっき又は半田めっきが最適である。

#### 【0059】

上記導電性バンプの高さとしては、3～60 $\mu$ mの範囲が望ましい。この理由は、3 $\mu$ m未満では、バンプの変形により、バンプの高さのばらつきを許容することができず、また、60 $\mu$ mを越えると抵抗値が高くなる上、バンプを形成した際に横方向に拡がってショートの原因となるからである。

#### 【0060】

上記導電性バンプを導電性ペーストの充填によって形成する場合には、バイアホールを形成する電解めっきの高さのばらつきは、充填される導電性ペースト量を調整することにより是正され、多数の導電性バンプの高さを揃えることができる。

この導電性ペーストからなるバンプは、半硬化状態であることが望ましい。導電性ペーストは、半硬化状態でも硬く、熱プレス時に軟化した有機接着剤層を貫通させることができるからである。また、熱プレス時に変形して接触面積が増大し、導通抵抗を低くすることができるだけでなく、バンプの高さのばらつきを是正することができるからである。

### 【0061】

この他に、例えば、導電性ペーストを所定位置に開口の設けられたメタルマスクを用いてスクリーン印刷する方法、低融点金属である半田ペーストを印刷する方法の他、半田溶融液に浸漬する方法、無電解もしくは電解めっきによって導電性バンプを形成することができる。

上記低融点金属としては、Sn-Ag系、Sn-Sb系半田、Sn-Pb系半田、Sn-Zn系半田、Sn-Pb-Cu系半田、Sn-Cu系半田、Ag-Sn-Cu系半田、In-Cu系半田、Sn-Cu-Zn等のCuを配合したものを用いることがよい。具体的なものとしては、Sn/Pb/Cu、Sn/Cu、Sn/Ag/Cu、Sn/Ag/In/Cu、Sn/Cu/Zn、Sn/Zn、Sn/Sb、Sn/Sb/In、あるいはスズ、鉛等の金属が挙げられる。基本的には、半田内にCu、ZnあるいはSbが配合されたものを用いることが望ましい。導電性ペーストの流動性を抑えることができ、高温高湿条件下やヒートサイクル条件下などの信頼性試験においても他のものよりも電気的な接続性や信頼性で優れているのである。

### 【0062】

本発明にかかる多層プリント配線板は、上述したような、絶縁性基材の片面に導体回路が形成されてなる片面回路基板の複数枚が、所定の方向に積層されてなり、それらの片面回路基板のうち、内側に配置された片面回路基板の導電性バンプ側の表面に対して、一面がマット処理されてなる銅箔が、そのマット面を対向させた状態で圧着され、かつエッチング処理によって所定の配線パターンを有する導体回路に形成されている。

### 【0063】

上記銅箔のマット面は、それ自体公知であるエッチング処理や、無電解めっき処理、酸化還元処理等によって形成することが望ましく、特に、エッチング処理によって形成することが望ましい。

上記エッチング処理としては、塩化第二銅、塩化第二鉄、過硫酸塩類、過酸化水素／硫酸、アルカリエッチャント、有機酸と第二銅錯体等の薬液を主剤としたエッチャント液があり、

上記無電解めっき処理としては、銅、ニッケル、アルミなどの単層の無電解めっき、置換めっき、銅-ニッケル-リンなどの複合めっきなどがあり、

上記酸化還元処理としては、黒化浴とナトリウムなどのアルカリ浴である還元浴で行う処理がある。

#### 【0064】

上記マット処理された銅箔と絶縁性樹脂基材との間の密着性は、樹脂粘度や、銅箔の厚さ、加熱プレス圧等によっても異なるが、絶縁性樹脂基材が硬質の樹脂基材であり、銅箔の厚さが、5～50  $\mu\text{m}$ の範囲である場合には、銅箔のマット面の粗面度は、0.1～5  $\mu\text{m}$ の範囲であり、温度は、120～250 °Cで、加熱プレス圧は、1～10 MPaの範囲であり、その結果としてのピール強度は、0.6～1.4 Kgf/cm<sup>2</sup>の範囲であることが望ましい。

#### 【0065】

上記銅箔のマット面は、片面回路基板の導電性バンプ側の面だけでなく、その面から突出する導電性バンプに対しても圧着されるので、その銅箔をエッチング処理して形成される導体回路と導電性バンプ側の面との間およびその導体回路と導電性バンプとの間の接合性が向上する。

#### 【0066】

一般的に、片面回路基板を同一方向に多層に積層する場合には、めっき液や洗浄液などに浸漬した後、乾燥やアニールなどの加熱工程を繰り返すため、金属層である導体回路が存在しない部分に加わる応力が緩衝されないために、基板自体が反ってしまい、そのために、導体回路の破断、断線、バイアホール部分での接続不良や充填金属の剥離などが発生してしまい、電気接続性と信頼性に低下を引き起こしてしまうことがある。

#### 【0067】

しかしながら、本願発明のように、同一方向に積層された複数の片面回路基板と銅箔とを加熱プレスによって一体化した後に、銅箔をエッチング処理して導体回路を形成し、その導体回路形成面に対して、上記方向とは反対方向に他の片面回路基板を積層して加熱プレスによって一体化される。

この場合には、より内側に位置する片面回路基板の導電性バンプ側の面に対し

て銅箔のマット面が圧着され、その銅箔をエッティング処理して形成した導体回路は、それに対して積層される他の片面回路基板の導電性バンプに接合されるべき導体パッドを少なくとも有する所望の配線パターンに形成することができる。

#### 【0068】

したがって、基板の導電性バンプ側の面に対する導体回路のピール強度やプル強度が十分に確保され、加熱プレスによるバイアホールに対する導体パッドの位置ずれを防止することができるので、確実な電気的接続を行うことができる。

#### 【0069】

また、この場合には、加熱プレスを2回行うことが望ましい。正確なスケールファクターを必要とするが、高いピール強度やプル強度を得ることができる。

#### 【0070】

上記導体回路を形成する銅箔のマット面に対して、スズ、亜鉛、ニッケル、リンから選ばれる少なくとも1種類の保護膜または金や白金等の貴金属からなる保護膜を被覆形成してもよい。

このような保護膜の膜厚は、0.01～3μmの範囲が望ましい。その理由は、0.01μm未満では、マット面の微細な凹凸を完全に被覆できないことがあり、3μmを越えると、形成したマット面の凹部に保護膜が充填されて、マット処理効果が相殺されてしまうことがあるからである。特に好ましい膜厚は、0.03～1μmの範囲である。

#### 【0071】

上記保護膜のうち、スズからなる保護膜は、無電解置換めっきによって析出する薄膜層として形成でき、マット面との密着性にも優れることから、最も有利に適用することができる。

#### 【0072】

このような含スズめっき膜を形成するための無電解めっき浴は、ホウツッ化スズーチオ尿素液または塩化スズーチオ尿素液を使用し、そのめっき処理条件は、20℃前後の室温において約5分とし、50℃～60℃程度の高温において約1分とすることが望ましい。

このような無電解めっき処理によれば、銅パターンの表面にチオ尿素の金属錯

体形成に基づく銅-スズ置換反応が起き、スズ薄膜層が形成される。銅-スズ置換反応であるため、凹凸形状を破壊することなくマット面を被覆できる。

### 【0073】

また、スズ等の金属に代えて使用することができる貴金属は、金あるいは白金であることが望ましい。これらの貴金属は、銀などに比べて粗化処理液である酸や酸化剤に冒されにくく、またマット面を容易に被覆できるからである。ただし、貴金属は、コストが嵩むために、高付加価値製品にのみ使用されることが多い。このような金や白金の被膜は、スパッタ、電解あるいは無電解めっきにより形成することができる。

### 【0074】

このような被覆層を設けることによって、マット面の濡れ性が均一となり、バイアホールに対応して形成された導電性バンプとの接合性が向上させるだけでなく、樹脂絶縁層を構成する芯材に含浸されている樹脂との接合性も向上させることができるため、電気的接続性と接続信頼性が大幅に改善される。

### 【0075】

上記積層・加熱プレスにより形成された多層プリント配線板は、外側の回路基板の表面を覆ってソルダーレジスト層を設けることができる。

そのソルダーレジスト層は、主として熱硬化性樹脂や感光性樹脂から形成され、回路基板上のバイアホール位置に対応した個所に開口が形成され、その開口から露出する導体回路（導体パッド）上に外部端子である半田バンプや、半田ボール、T形の導電性ピン等の半田体が形成される。外部端子は、両面に形成されるのである。

### 【0076】

また、外側に位置する回路基板のうち、マザーボードに接続される側にある下層にある他の回路基板については、バイアホールの直上に位置して、たとえば、42アロイやリン青銅等の金属材料から形成されたT形の導電性ピンや、たとえば、金、銀、半田等の金属材料から形成された導電性ボールを設けることができる。

### 【0077】

## 【発明の実施の形態】

### 【実施形態】

まず、本発明の実施形態に係る片面回路基板を積層してなる多層プリント配線板の構成について図1及び図2を参照して説明する。

図1 (A) は、パッケージ基板を構成する多層プリント配線板100の構成を示し、図1 (B) は該多層プリント配線板100にICチップ70を実装した状態を示している。図2は、ICチップ70を実装した多層プリント配線板100にICモジュール120を積層した状態を示している。

### 【0078】

図1 (A) に示すように多層プリント配線板100は、2層の片面回路基板A、片面回路基板Bを積層して成る。上層の片面回路基板Aの中央部には、ICチップを収容するための開口（ザグリ部）10aが形成されている。片面回路基板Aの上面には、導体回路36が形成されており、該導体回路36上にICモジュール接続用のBGA56が配置されている。また、該導体回路36下に、絶縁性基材10を貫通する開口16にバイアホール18が形成されている。バイアホール18の下端には、下層の片面回路基板Bの導体回路28と接続するための半田バンプ24が配置されている。該片面回路基板Aと、下層の片面回路基板Bとは、接着剤層26を介して接続されている。下層の片面回路基板Bの上面中央には、ICチップ70の放熱のための金属層28aが設けられている。金属層28aの下方には、放熱用のバイアホール18aが設けられている。下層の片面回路基板Bの上面の導体回路28の下方には、回路接続用のバイアホール18が設けられている。下層の片面回路基板Bの半田バンプ24には、導体回路38が接続され、該導体回路38には、BGA56が取り付けられている。なお、片面回路基板Aの上面及び片面回路基板Bの下面にはソルダーレジスト層40が被覆されている。

### 【0079】

図1 (B) に示すように、多層プリント配線板100の開口10a内であって、上記金属層28aの上には、ICチップ70が収容される。ICチップ70は、ワイヤー72により、多層プリント配線板側の導体回路（パッド）36pと接

続が取られる。該ICチップ70と開口10aには、樹脂74によりモールドがなされている。

#### 【0080】

図2に示すように、多層プリント配線板100の表面側のBGA56には、端子132を介してICモジュール120が接続される。一方、多層プリント配線板の裏面側のBGA56は、図示しないプリント配線板等に接続される。ICモジュール120は、端子板130上に載置されたICチップ122を樹脂124でモールドしてなり、ICチップ122と端子板130の端子132とは、ワイヤー128でボンディング接続されている。

#### 【0081】

第1実施形態の多層プリント配線板100は、表面及び裏面にBGA56が配置されているため、その両面に別のプリント配線板などを接続することが可能となる。例えば、表面のBGA56を介してICモジュール120を実装した状態で、裏面のBGA56を介してプリント配線板に接続することができる。また、実装されるICモジュールの形態の自由度が増す。

#### 【0082】

また、別の見方をすれば、該多層プリント配線板に形成される回路は、該基板上に実装されたICチップ70に接続させ外部へと引き出されている回路（PKG回路）と、ICモジュール120に接続され該多層プリント配線板を介して外部へ引き出される回路（インターポーラ回路）との2種類が混在している。インターポーラとPKG基板の役目を一枚で果たすことができ、小型化、高機能化を可能にする。また、この場合、多層プリント配線板100あるいはICモジュール120で不良を引き起こしたとしても、多層プリント配線板にICモジュール120を取り付ける前に対応できる。ICモジュール120を設計変更（例えば、メモリーであれば容量を変更した等の場合を意味する）したとしても、容易に適応することができる。

#### 【0083】

ザグリ10aが形成されていることから、その実装エリアにおける厚み（多層プリント配線板100にICチップ70を実装した状態での厚み）を薄くすること

ができる。さらに、ICを多層化して実装しても封止樹脂を含めた基板自体の総厚みを薄くすることもできる。

#### 【0084】

第1実施形態では、表面のBGA56およびパッド36pの直下には、裏面のBGA56が重ならないように配置されている。即ち、図2の一部を拡大して示す図13中に示すように、BGA56を取り付けるバイアホール18の中心線X1と、裏面のBGA56を取り付けるバイアホール18の中心線X2とがずれるように配置されている。即ち、表面のBGA56およびパッドの接続領域の直下に、裏面のBGA56の接続領域が重ならないように配置されている。BGA56は、導電性接続ピン等の外部端子に比べると接続箇所が小さく、応力が集中しやすい。また、他のプリント配線板との材料等の熱膨張率が異なると、熱が加わるなどの外的な要因により応力が発生し、その応力が、外部端へと伝達されるからである。そのために、発生した応力が基板にも伝えられる。このとき、両面のBGA56が重なり合うように形成されれば、応力が反対面へ伝わる。そのために、反対面での接続不良を引き起こすことがある。しかしながらBGA56が重なっていないと、その応力が緩衝されるので、接続に不具合を引き起こしにくくなるのである。

#### 【0085】

第1実施形態では、ICチップ122は発熱量の小さいメモリであり、ICチップ70は発熱量の多いロジックICである。このICチップ70の直下に金属層28aを設けて、該金属層28aにバイアホール18aを介してBGA56に接続させる。その構成にすることにより、BGA56に接続されたプリント配線板側へ熱を効率よく伝達させ、放熱することができる。

#### 【0086】

図11(A)は、第1実施形態の改変例に係る多層プリント配線板の断面図であり、図11(B)は平面図である。この改変例では、パッド36pが千鳥状に配置されている。

#### 【0087】

図12は、第1実施形態の改変例に係る多層プリント配線板の断面図であ

る。この改変例のように、ICチップ122Aの上に、スタック状にICチップ122Bを載置することも可能である。

#### 【0088】

以下、本発明にかかる多層プリント配線板を製造する方法の一例について、添付図面を参照にして具体的に説明する。

(1) 本発明にかかる多層プリント配線板を製造するに当たって、それを構成する基本単位としての片面回路基板10Aは、絶縁性基材10の片面に銅箔12が貼付けられたものを出発材料として用いる(図3(A))。

#### 【0089】

この絶縁性基材は、たとえば、ガラス布エポキシ樹脂基材、ガラス布ビスマレイミドトリアジン樹脂基材、ガラス布ポリフェニレンエーテル樹脂基材、アラミド不織布-エポキシ樹脂基材、アラミド不織布-ポリイミド樹脂基材から選ばれる硬質な積層基材が使用され得るが、ガラス布エポキシ樹脂基材が最も好ましい。

#### 【0090】

上記絶縁性基材10の厚さは、20~600μmが望ましい。その理由は、20μm未満の厚さでは、強度が低下して取扱が難しくなるとともに、電気的絶縁性に対する信頼性が低くなり、600μmを超える厚さでは微細なバイアホールの形成および導電性ペーストの充填が難しくなるとともに、基板そのものが厚くなるためである。

#### 【0091】

また銅箔12の厚さは、5~18μmが望ましい。その理由は、後述するようなレーザ加工を用いて、絶縁性基材にバイアホール形成用の開口を形成する際に、薄すぎると貫通してしまうからであり、逆に厚すぎるとエッチングにより、微細な線幅の導体回路パターンを形成し難いからである。

#### 【0092】

上記絶縁性基材10および銅箔12としては、特に、エポキシ樹脂をガラスクロスに含漬させてBステージとしたプリプレグと、銅箔とを積層して加熱プレスすることにより得られる片面銅張積層板を用いることが好ましい。その理由は、

銅箔がエッチングされた後の取扱中に、配線パターンやバイアホールの位置がずれることなく、位置精度に優れるからである。

#### 【0093】

(2) 次に、絶縁性基材の銅箔が貼付けられた表面と反対側の表面に、透明な保護フィルム14を貼付ける(図3(B))。

この保護フィルム14は、粘着剤層の厚みが1～20μm、フィルム自体の厚みが10～50μmであるようなポリエチレンテレフタレート(PET)フィルムが使用される。

#### 【0094】

(3) 次いで、絶縁性基材上に貼付けられたPETフィルム14上から炭酸ガスレーザ照射を行って、PETフィルムを貫通して、絶縁性基材10の表面から銅箔(あるいは導体回路パターン)12に達する開口16を形成する(図3(C))。

このレーザ加工は、パルス発振型炭酸ガスレーザ加工装置によって行われ、その加工条件は、パルスエネルギーが0.5～100mJ、パルス幅が1～100μs、パルス間隔が0.5ms以上、ショット数が3～50の範囲内であることが望ましい。

このような加工条件のもとで形成され得るビア形成用開口16の口径は、50～250μmであることが望ましい。

なお、上記保護フィルムは、後述するような半田バンプを導電性ペーストの印刷によって形成する場合には、その印刷用マスクとして使用され得る。この場合、半田として、Cu、ZnもしくはSbが配合されたものを用いることが望ましい。Sn/Pbと比較すると融点が高いこととペースト自体の流動性が小さいことから、隣り合う別の導体回路とのショート(短絡)を引き起こしにくい。そのため、電気接続性や信頼性が向上されるからである。しかしながら、Sn/Pb、Sn/Agなどの一般的に用いられている半田ペーストや銅、金などの金属粒子からなる導電性ペーストを用いてもよい。

#### 【0095】

(4) 前記(3)の工程で形成された開口16の側面および底面に残留する樹脂

残滓を除去するために、デスマニア処理を行う。

このデスマニア処理は、酸素プラズマ放電処理、コロナ放電処理、紫外線レーザ処理またはエキシマレーザ処理等の乾式処理によって行われることが望ましい。

#### 【0096】

(5) 次に、デスマニア処理した基板10の銅箔12面に対して、めっき保護フィルムとしてのP E Tフィルム15を貼付した後(図3(D))、銅箔12をめっきリードとする電解銅めっき処理を施して、開口内に電解銅めっきを充填して、充填バイアホール18を形成する(図3(E))。

なお、電解銅めっき処理の後、基板に貼付したP E Tフィルム15を剥離させ、開口の上部に盛り上がった電解銅めっきを、ベルトサンダー研磨やバフ研磨等によって除去して平坦化させてもよい(図4(A))。

#### 【0097】

(6) 上記(5)の電解銅めっき処理を施した後、銅めっき18をめっきリードとする電解半田。めっき処理を施して、電解半田めっきからなる突起状導体、すなわち、導電性バンプ24を電解銅めっき18表面から僅かに突出するように形成する(図4(B))。このとき形成した導電性バンプは、S n/C u (97:3)で形成した。

#### 【0098】

(7) 次いで、絶縁性基材10の導電性バンプ24を含んだ表面に樹脂接着剤を塗布して接着剤層26を形成した後、絶縁性基材10の銅箔12上に貼付したP E Tフィルムを剥離させる(図4(C))。

このような樹脂接着剤は、例えば、絶縁性基材の導電性バンプを含んだ表面全体または導電性バンプを含まない表面に塗布され、乾燥化された状態の未硬化樹脂からなる接着剤層として形成される。この接着剤層は、取扱が容易になるため、プレキュアしておくことが好ましく、その厚さは、5~50 $\mu$ mの範囲が望ましい。

#### 【0099】

前記接着剤層は、有機系接着剤からなることが望ましく、有機系接着剤としては、エポキシ樹脂、ポリイミド樹脂、熱硬化型ポリフェノレンエーテル(P P E

)、エポキシ樹脂と熱可塑性樹脂との複合樹脂、エポキシ樹脂とシリコーン樹脂との複合樹脂、BTレジンから選ばれる少なくとも1種の樹脂であることが望ましい。

有機系接着剤である未硬化樹脂の塗布方法は、カーテンコーナ、スピンドルコーナ、ロールコーナ、スプレーコート、スクリーン印刷などを使用できる。また、接着剤層の形成は、接着剤シートをラミネートすることによってもできる。

#### 【0100】

このとき、2種類の片面回路基板を作成する。

1つは、基板にルーターやパンチング等により、開口10aを有する片面回路基板（以下片面回路基板Aと称する）である（図4（D））。

もう一つは、開口を有さない後述する片面回路基板（以下片面回路基板Bと称する）である。

#### 【0101】

上記（1）～（7）の工程にしたがって作製された片面回路基板Aは、ルーター、パンチング、レーザ等により、基板内に開口を有するものを形成する。形成するエリアは実装するICチップの面積の3%以上の面積で形成される。2%未満では、ICチップのアライメント等の不可避的な位置ズレに対する許容がなくなるため、ICチップを実装することができないからである。また、実装するために領域も確保されないからである。

絶縁性基材の一方の表面に導体層としての銅箔を有し、他方の表面から銅箔に達する開口に充填バイアホールを有するとともに、その充填バイアホール上に半田めつきからなる半田バンプを形成し、さらに半田バンプを含んだ絶縁性基材の表面に接着剤層を有して形成され、本発明にかかる多層プリント配線板を作製する際に、上層に位置して積層される回路基板、またはマット面を有してなる銅箔とともに両面回路基板を形成する回路基板として採用されることが望ましい。

#### 【0102】

次に、上記片面回路基板Aの下層に積層される他の片面回路基板Bを作製する。

(8) まず、上記（1）～（6）の工程と同様に処理した後（図5（A）～（

G) 参照) 、絶縁性基材10の半田バンプ24形成面に、エッティング保護フィルム25を貼付け(図6(A))、銅箔12を所定の回路パターンのマスクで披覆した後、エッティング処理を施して、導体回路(ビアランドを含む)28及びICチップ直下の放熱板として機能する導体層28aを形成する(図6(B))。

#### 【0103】

この処理工程においては、先ず、銅箔の表面に感光性ドライフィルムレジストを貼付した後、所定の回路パターンに沿って露光、現像処理してエッティングレジストを形成し、エッティングレジスト非形成部分の金属層をエッティングして、ビアランドを含んだ導体回路パターンを形成する。

このエッティング液としては、硫酸一過酸化水素、過硫酸塩、塩化第二銅、塩化第二鉄の水溶液から選ばれる少なくとも1種の水溶液が望ましい。

#### 【0104】

上記銅箔をエッティングして導体回路28を形成する前処理として、ファインパターンを形成しやすくするため、あらかじめ、銅箔の表面全面をエッティングして厚さを1~10μm、より好ましくは2~8μm程度まで薄くすることができる。

導体回路の一部としてのビアランドは、その内径がバイアホール口径とほぼ同様であるが、その外径は、50~250μmの範囲に形成されることが好ましい。

#### 【0105】

(9) 上記(8)で形成した導体回路の表面に対して、無電解めっき処理によってスズ等の薄膜層29を形成してもよい(図6(C))。

このような含スズめっき膜を形成するための無電解めっき浴は、ホウフッ化スズーチオ尿素液または塩化スズーチオ尿素液を使用し、そのめっき処理条件は、20℃~60℃程度の温度において約1~5分とすることが望ましい。

このような無電解めっき処理によれば、銅パターンの表面にチオ尿素の金属錯体形成に基づく銅-スズ置換反応が起き、厚さ0.01~1μmのスズ薄膜層が形成される。

#### 【0106】

なお、上記(7)の工程で形成した導体回路28の表面に対して必要に応じて粗化処理を施し、その粗化層上に上記(8)の工程で形成したスズ層を形成することもできる。

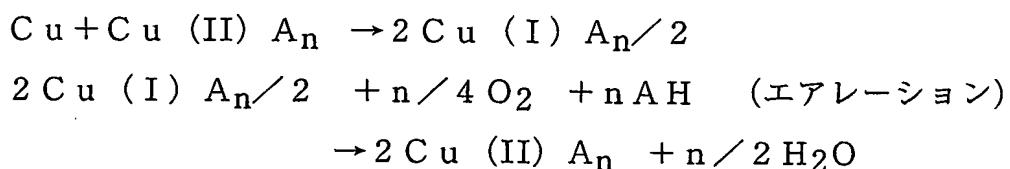
また、スズ層に代えて、亜鉛、ニッケル、リンから選ばれる少なくとも1種類からなる保護膜または金や白金等の貴金属からなる保護膜で被覆するのが望ましい。

上記粗化処理は、多層化する際に、接着剤層との密着性を改善し、剥離(デラミネーション)を防止するためである。

粗化処理方法としては、例えば、ソフトエッティング処理や、黒化(酸化)一還元処理、銅-ニッケル-リンからなる針状合金めっき(荏原ユージライト製:商品名インタープレート)の形成、メック社製の商品名「メックエッチボンド」なるエッティング液による表面粗化がある。

### 【0107】

上記粗化層の形成は、エッティング液を用いて形成されるのが好ましく、たとえば、導体回路の表面を第二銅錯体と有機酸の混合水溶液からエッティング液を用いてエッティング処理することによって形成することができる。かかるエッティング液は、スプレー・バブリングなどの酸素共存条件下で、銅導体回路パターンを溶解させることができ、反応は、次のように進行するものと推定される。



式中、Aは錯化剤(キレート剤として作用)、nは配位数を示す。

### 【0108】

上式に示されるように、発生した第一銅錯体は、酸の作用で溶解し、酸素と結合して第二銅錯体となって、再び銅の酸化に寄与する。本発明において使用される第二銅錯体は、アゾール類の第二銅錯体がよい。この有機酸-第二銅錯体からなるエッティング液は、アゾール類の第二銅錯体および有機酸(必要に応じてハロゲンイオン)を、水に溶解して調製することができる。

このようなエッティング液は、たとえば、イミダゾール銅(II)錯体 10重量

部、グリコール酸 7重量部、塩化カリウム 5重量部を混合した水溶液から形成される。

また、粗化処理や被覆層を形成することなく、片面回路基板Bを作成してもよい。

#### 【0109】

(10) 次いで、半田バンプを含んだ絶縁性基材10の表面から保護フィルム25を剥離させた後、その絶縁性基材の表面に樹脂接着剤32を塗布する(図6(D))。

このような樹脂接着剤は、例えば、絶縁性基材の半田バンプを含んだ表面全体または半田バンプを含まない表面に塗布され、乾燥化された状態の未硬化樹脂からなる接着剤層として形成される。この接着剤層は、取扱が容易になるため、プレキュアしておくことが好ましく、その厚さは、5～50μmの範囲が望ましい。

#### 【0110】

前記接着剤層は、有機系接着剤からなることが望ましく、有機系接着剤としては、エポキシ樹脂、ポリイミド樹脂、熱硬化型ポリフェノレンエーテル(PPE)、エポキシ樹脂と熱可塑性樹脂との複合樹脂、エポキシ樹脂とシリコーン樹脂との複合樹脂、B Tレジンから選ばれる少なくとも1種の樹脂であることが望ましい。

有機系接着剤である未硬化樹脂の塗布方法は、カーテンコーナ、スピンドルコーナ、ロールコーナ、スプレーコート、スクリーン印刷などを使用できる。また、接着剤層の形成は、接着剤シートをラミネートすることによってもできる。

#### 【0111】

上記(8)～(10)の工程にしたがって作製された片面回路基板Bは、絶縁性基材10の一方の表面に導体回路を有し、他方の表面には半田めっきからなる半田バンプ24を有し、さらに半田バンプ24を含んだ絶縁性基材の表面に他の絶縁性基材との接着用の接着剤層26、または、銅箔との接着用の接着剤層32を有して形成される。

#### 【0112】

(11) 上記片回路基板Aの導電性バンプ側の面を下方に向け、その面に対して片回路基板Bを同一方向に積層すると共に、片回路基板Bの半田バンプ24側の表面に対して、表面粗さが1.0  $\mu\text{m}$ のマット面を有する厚さが5~18  $\mu\text{m}$ の銅箔30を、そのマット面を対向させた状態で積層し(図7(A))、加熱温度150~200°C、加圧力1~10 MPaの条件のもとで、加熱プレスして、片回路基板Aと片回路基板Bとを一体化する(図7(B))。

#### 【0113】

このとき、片回路基板Aの開口10a内には、金属や樹脂フィルムなどをプレス板間に挟みこむ。それにより接着剤の流出を防止するためとプレス時の位置ズレと圧力に不均一になることを回避するために有効である。この場合、何も入れなくてもよいし、凸部を有する当て板を置くだけでもよい。

#### 【0114】

このような加熱プレスは、より好ましくは、減圧下において行なわれ、未硬化状態の樹脂接着剤層26を硬化させることによって、片回路基板Aと片回路基板Bとが接着される。接着剤層32を硬化させることにより銅箔30を接着させる。

#### 【0115】

(12) 上記(11)において一体化された回路基板の上層の銅箔12と下層の銅箔30を、エッチング処理することによって、多層プリント配線板の上層および下層に導体回路36および導体回路38(バイアホールランド、パッド36pを含む)を形成する(図7(C)参照)。

#### 【0116】

この処理工程においては、先ず、銅箔12および銅箔30の表面に感光性ドライフィルムレジストを貼付した後、所定の回路パターンに沿って露光、現像処理してエッチングレジストを形成し、エッチングレジスト非形成部分の金属層をエッチングして、バイアホールランドを含んだ導体回路36および導体回路38を形成する。

#### 【0117】

(13) 次に、片回路基板AおよびBの外側にソルダーレジスト層40をそ

それぞれ形成する（図8（A））。この場合、回路基板AおよびBの外表面全体にソルダーレジスト組成物を塗布し、その塗膜を乾燥した後、この塗膜に、開口部を描画したフォトマスクフィルムを載置して露光、現像処理することにより、導体回路およびバイアホール直上に位置する半田パッド部分を露出させた開口44をそれぞれ形成する。それ以外にもフィルムを貼り付けて、露光、現像処理もしくはレーザで開口させてもよい。

#### 【0118】

（14） 上記（13）の工程で得られたソルダーレジストの開口からバイアホール直上に露出した半田パッド（開口44）部分に、外部端子である導電性バンプ、導電性ボールあるいは導電性ピンを配設する前に、各半田パッド部上に「ニッケル52-金54」からなる金属層を形成することが好ましい（図8（B））。

#### 【0119】

このニッケル層52の厚みは1～7μmが望ましく、金層54の厚みは0.01～0.06μmが望ましい。この理由は、ニッケル層は、厚すぎると抵抗値の増大を招き、薄すぎると剥離しやすいからである。一方金層は、厚すぎるとコスト増になり、薄すぎると半田体との密着効果が低下するからである。スズもしくは貴金属層の単層を形成してもよい。

#### 【0120】

（15） 上記半田パッド部上に設けたニッケル-金からなる金属層上に、半田体を供給し、この半田体の溶融・固化によって外部端子である導電性バンプを形成し、あるいは導電性ボールまたは導電性ピンを半田パッド部に接合して、多層回路基板を形成する（図1（A））。

#### 【0121】

上記半田体の供給方法としては、半田転写法や印刷法を用いることができる。

ここで、半田転写法は、プリプレグに半田箔を貼合し、この半田箔を開口部分に相当する箇所のみを残してエッチングすることにより、半田パターンを形成して半田キャリアフィルムとし、この半田キャリアフィルムを、基板のソルダーレジスト開口部分にフラックスを塗布した後、半田パターンがパッドに接触するよ

うに積層し、これを加熱して転写する方法である。

#### 【0122】

一方、印刷法は、パッドに相当する箇所に開口を設けた印刷マスク（メタルマスク）を基板に載置し、半田ペーストを印刷して加熱処理する方法である。半田としては、スズ-銀、スズ-インジウム、スズ-亜鉛、スズ-ビスマス、スズ-アンチモンなどが使用できる。それらの融点は、導電性バンプの融点よりも低いことが望ましい。

#### 【0123】

すなわち、ソルダーレジスト層の開口から露出するそれぞれの半田パッド上に適切な半田体を供給して導電性バンプを形成したり、導電性ボールまたは導電性のTピンを接続するように構成する。

#### 【0124】

なお、導電性ボール56やTピンを接続する半田材料としては、導電性バンプの融点よりも融点の高いスズ/アンチモン半田、スズ/銀半田、スズ/銀/銅半田などを用いることが好ましい。

#### 【0125】

上記（1）～（15）の工程に従う実施形態によれば、多層プリント配線板60は、片面回路基板Aと片面回路基板Bとを同一方向に積層すると共に、片面回路基板Bの半田バンプ側の表面に対して、マット面が対向するように銅箔30を対向配置させた状態で、加熱プレスすることによって、片面回路基板同士を接着すると共に銅箔30を片面回路基板Bに圧着して多層化した後、片面回路基板Aの銅箔12と片面回路基板B2に圧着された銅箔30とをエッチング処理して、それぞれ導体回路36および38を形成した。このような実施形態の他に、以下の①改変例1、②改変例2に記載したような製造工程を採用することもできる。

#### 【0126】

##### ① 改変例1

片面回路基板Bの半田バンプ24側の表面にマット面を有する銅箔30を対向配置させた状態で（図9（A））、真空加熱プレスにより銅箔30を片面回路基板Bに圧着する（図9（B））。その後、エッチング保護フィルムを貼付した状

態で、エッチング処理を施して、銅箔を選択的にエッチングして所定パターンを有する導体回路38を形成し、両面回路基板Bを形成する（図9（C））。

その後、片面回路基板Aの半田バンプ24側の面に対して、回路基板Bの導体回路28側の面を対向配置させた状態で（図9（D））、真空加熱プレスすることによって多層化する（図9（E））。その後、片面回路基板Aの銅箔をエッチングして導体回路を形成する（図7（C）参照）。

### 【0127】

#### ② 改変例2

図4（C）に示す片面回路基板Aの銅箔12をエッチングして導体回路36を形成し（図10（A））、基板10にルーターやパンチング等により開口10aを穿設する（図10（B））。その後、片面回路基板Aに対して、図9（C）の工程で導体回路38を形成した両面回路基板Bを対向配置した状態で（図10（C））、真空加熱プレスすることによって多層化する（図10（D））。

### 【0128】

上述した実施形態では、2枚の片面回路基板を積層一体化して、2層に多層化したが、3層以上でも片面回路基板の数を増やすことで必要に応じた多層化が可能である。

### 【0129】

#### 【実施例】

##### （実施例1）

（1） まず、多層プリント配線板を構成する片面回路基板を製作する。この回路基板は、エポキシ樹脂をガラスクロスに含漬させてBステージとしたプリプレグと、銅箔とを積層して加熱プレスすることにより得られる片面銅張積層板を出发材料として用いる。

### 【0130】

この絶縁性基材の厚さは75μm、銅箔の厚さは17.5μmであり、この積層板の銅箔形成面と反対側の表面に、厚みが12μmの粘着剤層を有し、かつフィルム自体の厚みが12μmであるようなPETフィルムをラミネートする。

### 【0131】

(2) ついで、P E T フィルム上から炭酸ガスレーザ照射を行って、P E T フィルムおよび絶縁性基材を貫通して銅箔に至るバイアホール形成用開口を形成し、さらにその開口内を酸素プラズマ放電によってデスマニア処理や酸、酸化材、アルカリなどの薬液により浸漬してデスマニア処理を行ってもよい。デスマニア処理により、基材の平滑化と銅箔である導体部分の樹脂残渣を除去することができる。それにより、その後の導電性充填剤を充填しても、接続性と信頼性の確保がなされる。該樹脂残渣が、その原因となるが除去されているために、問題がなく発生しない。

### 【0132】

この実施例においては、バイアホール形成用の開口の形成には、三菱電機製の高ピーコ短パルス発振型炭酸ガスレーザ加工機を使用し、全体として厚さ  $22 \mu\text{m}$  のP E T フィルムを樹脂面にラミネートした、基材厚  $60 \mu\text{m}$  のガラス布エポキシ樹脂基材に、マスクイメージ法でP E T フィルム側からレーザビーム照射して  $100$  穴/秒のスピードで、 $150 \mu\text{m} \phi$  のバイアホール形成用の開口を形成した。

### 【0133】

(3) デスマニア処理を終えた絶縁性基材の銅箔貼付面にP E T フィルムを貼り付け、以下のような条件で、銅箔をめっきリードとする電解銅めっき処理を施して、開口内に電解銅めっきを充填してバイアホールを形成した。電解銅めっきは開口の上部にわずかに露出し際には、サンダーベルト研磨およびバフ研磨によって露出部分を除去して平坦化してもよい。

#### 〔電解銅めっき水溶液〕

硫酸 :  $175 \text{ g}/\text{l}$

硫酸銅 :  $78 \text{ g}/\text{l}$

添加剤 (アトテックジャパン製、商品名: カパラシドG L)

:  $0.98 \text{ ml}/\text{l}$

#### 〔電解めっき条件〕

電流密度 :  $1.9 \text{ A}/\text{dm}^2$

時間 :  $30 \text{ 分}$

温度 : 25 ℃

#### 【0134】

(4) さらに、以下のような条件で、電解半田めっき処理を施して、開口に充填された銅めっき層上に半田めっき層を形成して、絶縁性基材の表面から3~10 μm突出する半田バンプを形成する。

〔電解半田めっき溶液〕

金属組成比: Sn/Cu = 99.9/0.1~70/30の範囲で形成させた。

添加剤 : 5ml/1

(電解半田めっき条件)

温度 : 21℃

電流密度g : 0.41A/dm<sup>2</sup>

その具体的な事例として、Sn/Cu = 99.3/0.7 (融点227℃)、Sn/Cu = 95/5 (融点310)

この場合、形成された半田バンプの比率がSn/Cu = 99.9/0.1~90/10の比率のものを最適例とし、Sn/Cu > 90/10となるものを適用例とした。

#### 【0135】

(5) 次に、上記(3)で絶縁性基材に貼付したPETフィルムを剥離させた後、絶縁性基材の半田バンプ側の全面にエポキシ樹脂接着剤を塗布し、プレキュアして、多層化のための接着剤層を形成した。

#### 【0136】

(6) ルーター、パンチング、レーザ等により(5)の工程で形成された絶縁性基材に開口を形成させる。その開口する面積は15~70%の間で形成させた。本実施例では、36.5%で形成させた。

上記(1)~(6)にしたがって作製した片面回路基板Aは、多層化の際に、上層に配置されるべき回路基板であり、開口内にはICチップが実装される領域になる。

#### 【0137】

(7) 上記(1)~(4)の工程と同様の処理をした後、絶縁性基材の銅箔貼

付面からP E T フィルムを剥離させ、絶縁性基材の半田バンプ側の表面にエッチング保護フィルムを貼付した状態で、銅箔に適切なエッチング処理を施し、所定パターンを有する導体回路を形成した。

#### 【0138】

上記（7）で得た導体回路の表面に、無電解めっき浴として、ホウフッ化スズ-チオ尿素液を用い、45℃前後で約5分のめっき条件にて、無電解めっき処理を施して、厚さ0.1μmのスズ薄膜層を形成してもよい。

#### 【0139】

（8） 上記（6）で絶縁性基材に貼付したエッチング保護フィルムを剥離させた後、絶縁性基材の半田バンプ側の全面にエポキシ樹脂接着剤を塗布し、プレキュアして、各回路基板を接着して多層化するための接着剤層を形成した。

#### 【0140】

上記（6）～（8）の工程にしたがって作製される片面回路基板Aは、片面回路基板Bとの組み合わせで多層化される基板である。

#### 【0141】

（9） マット面を有する銅箔30が圧着される片面回路基板Bとして、上記（1）～（5）、（7）の工程と同様の処理をした後、上記（8）のような接着剤に代えて、マット面を有する銅箔30を絶縁性基材10上に効果的に接着するためのエポキシ樹脂接着剤が塗布され、100℃で30分間の乾燥を行って厚さ20μmの樹脂接着剤層が形成された。

#### 【0142】

（10） 上記（1）～（8）にしたがって作製した片面回路基板Aと、上記（9）に従って作製した片面回路基板Bとを、同一方向に積層した後、片面回路基板Bの半田バンプ側の面に対して、片面がマット処理されて、その表面粗度が1.0μmであり、厚さが12μmの銅箔を、そのマット面を対向させた状態で、加熱温度200℃、加熱時間10分、圧力2MPa、真空中度 $2.5 \times 10^{-3}$ Paの条件のもとで、加熱プレスすることによって、各片面回路基板A、B間を接着すると共に、銅箔を片面回路基板に接着して多層化した。

#### 【0143】

(11) その後、多層化された基板の片面回路基板Aおよび片面回路基板B上の銅箔に、適切なエッチング処理により導体回路および（ピアランドを含む）を形成した。

#### 【0144】

(12) 上記(1)～(11)の工程にしたがって作製した多層化基板の表面に、ソルダーレジスト層を形成する前に、必要に応じて、銅ニッケルーリンからなる粗化層やエッチングによる粗面を設けてもよい。

#### 【0145】

(13) 一方、DMDGに溶解させた60重量%のクレゾールノポラック型エポキシ樹脂（日本化薬製）のエポキシ基50%をアクリル化した感光性付与のオリゴマー（分子量4000）を46.67重量部、メチルエチルケトンに溶解させた80重量%のビスフェノールA型エポキシ樹脂（油化シェル製、エピコート1001）14.121重量部、イミダゾール硬化剤（四国化成製、2E4MZ-CN）1.6重量部、感光性モノマーである多価アクリルモノマー（日本化薬製、R604）1.5重量部、同じく多価アクリルモノマー（共栄社化学製、DPE6A）30重量部、アクリル酸エステル重合物からなるレベリング剤（共栄社製、ポリフローNo.75）0.36重量部を混合し、この混合物に対して光開始剤としてのベンゾフェノン（関東化学製）20重量部、光増感剤としてのEAB（保土ヶ谷化学製）0.2重量部を加え、さらにDMDG（ジエチレングリコルジメチルエーテル）10重量部を加えて、粘度を25℃で1.4±0.3Pa·Sに調整したソルダーレジスト組成物を得た。

なお、粘度測定は、B型粘度計（東京計器、DVL-B型）で60rpmの場合ローターNo.4、6rpmの場合はローターNo.3によった。

#### 【0146】

(14) 上記(11)で得られた多層化基板の回路基板の表面に、前記(13)で得られたソルダーレジスト組成物を20μmの厚さで塗布した。

次いで、70℃で20分間、100℃で30分間の乾燥処理を行った後、クロム層によってソルダーレジスト開口部の円パターン（マスクパターン）が描画された厚さ5mmのソーダライムガラス基板を、クロム層が形成された側をソルダ

ーレジスト層に密着させて 1000 mJ/cm<sup>2</sup> の紫外線で露光し、DMTG 現像処理した。さらに、80°C で 1 時間、100°C で 1 時間、120°C で 1 時間、150°C で 3 時間の条件で加熱処理し、パッド部分に対応した開口を有する（開口径 200 μm）ソルダーレジスト層（厚み 20 μm）を形成した。

#### 【0147】

（15） 次に、ソルダーレジスト層を形成した基板を、塩化ニッケル 30 g/1、次亜リン酸ナトリウム 10 g/1、クエン酸ナトリウム 10 g/1 からなる pH = 5 の無電解ニッケルめっき液に 20 分間浸漬して、開口部に厚さ 5 μm のニッケルめっき層を形成した。

#### 【0148】

さらに、その基板を、シアノ化金カリウム 2 g/1、塩化アンモニウム 75 g/1、クエン酸ナトリウム 50 g/1、次亜リン酸ナトリウム 10 g/1 からなる無電解金めっき液に 93°C の条件で 23 秒間浸漬して、ニッケルめっき層上に厚さ 0.03 μm の金めっき層を形成し、ニッケルめっき層と金めっき層とからなる被覆金属層を形成した。場合によっては、スズもしくは貴金属層の単層を形成してもよい。

#### 【0149】

（16） そして、上層の片面回路基板 A を覆うソルダーレジスト層の開口から露出する半田パッドに対して、融点が約 190°C のスズ/銀半田からなる半田ペーストを印刷して 183°C でリフローすることにより、両面に半田ボールを接続させて、多層プリント配線板を製作した。

#### 【0150】

#### [実施例 2]

実施例 2 の多層プリント配線板は、上記第 1 実施例と同様な構成（バイアホール 18 を上下の片面基板でずらしてあり、BGA 56 を直下から外してある）であるが、導電性バンプを Sn/Zn (97:3) で形成した。

#### 【0151】

#### [実施例 3]

実施例 3 の多層プリント配線板は、上記第 1 実施例と同様な構成であるが、導

電性バンプを S n / S b (95:5) で構成した。

### 【0152】

#### [実施例4]

実施例4の多層プリント配線板は、上記第1実施例と同様な構成であるが、導電性バンプを S n / P b (97:3) で構成した。

### 【0153】

#### [実施例5]

実施例5の多層プリント配線板は、上記第1実施例と同様な構成であるが、導電性バンプを S n / A g (95:5) で構成した。

### 【0154】

#### [実施例1改1]

実施例1の改1の多層プリント配線板は、導電性バンプを S n / S u (97:3) で構成した。但し、上記第1実施例の構成と異なり、図14(A)に示すように、表面の外部端子56の直下に裏面の外部端子56を配置した。

### 【0155】

#### [実施例1改2]

実施例1の改1の多層プリント配線板は、導電性バンプを S n / S u (97:3) で構成した。但し、上記第1実施例の構成と異なり、図14(B)に示すように、下面の片面回路基板のバイアホール18を直上に上面の片面回路基板のバイアホール18を配置した。

### 【0156】

#### [実施例1改3]

実施例1の改1の多層プリント配線板は、導電性バンプを S n / S u (97:3) で構成した。但し、上記第1実施例の構成と異なり、図14(C)に示すように、表面の外部端子56の直下に裏面の外部端子56を配置し、下面の片面回路基板のバイアホール18を直上に上面の片面回路基板のバイアホール18を配置した。

### 【0157】

#### [比較例1]

図15 (A) に示すように、特開平10-13028に記載された製造方法により片面回路基板にて多層プリント配線板を構成した。図15 (B) は、図15 (A) に示す多層プリント配線板をドータボード90に取り付けた状態を示している。図15 (C) は、スタック状に、ICチップ70A、70Bを載置した状態を示している。ここでは、導電性ペーストで非貫通孔を充填してバイアホール118を構成し、導電性バンプを用いることなく片面回路基板を積層した。バイアホール118は、スタック状に配置した。バイアホールと接続する導体回路を延長したランド136を形成し、ICチップ70のワイヤー用のパッドからワイヤー72でランド136と接続した。

### 【0158】

#### [比較例2]

比較例2の多層プリント配線板は、上記比較例1と同様な構成であるが、導電性ペーストの代わりに、めっきにより非貫通孔を充填させた。

### 【0159】

#### [比較試験]

実施例では、基板の上面にICチップが実装されたPKG基板を接続し、基板の下面には、コンデンサなどの電子部品しか実装されていないサブトラ方式で作成された多層基板に接続させた。

比較例では、基板の上面には、スタック状に多層化させたICチップを実装し、BGAを配置した側では、コンデンサなどの電子部品しか実装されていないサブトラ方式で作成された多層基板（ドータボード90）に接続させた。

それぞれ、実施例及び比較例で作成した5ピースを実装前のICチップの検査の有無、リペアーの可否（ICチップの取り替えの有無）、信頼性試験を行った導通検査（ヒートサイクル条件下 135°C/3分↔-65°C/3分を1サイクルで500サイクル、1000サイクル、2000サイクル、3000サイクル行った）の結果を、図16中に示す。

従来のもの（比較例）に比べて、電気接続性や信頼性が確保されていることが確認された。

また、実施例1での比較において、スタック構造（バイアホールの直上にバイア

ホールを配置）にせず、且つ、外部端子が反対面の外部端子の直下から外れてい  
る構成が、電気接続性及び信頼性が最も優れていることが確認された。それに対  
して、スタック構造で、外部端子が同一位置にあるものは、劣化するのが早かつ  
た。やはり、発生した応力が緩和され難い構造であることが示された。  
さらに、導電性バンプに、Cu、Zn、Sbが配合されているものは、他の導電  
性金属に比べて、信頼性に優れていることが確認された。

### 【0160】

#### 【発明の効果】

以上のように、本発明によれば、多層プリント配線板の両面から外部端子を接続  
するパッドを有していることから、その両面に別のプリント配線板などを接続す  
ることが可能となる。それにより、配線の引き出す自由度が増し、さらにICチ  
ップの多層化、積層でき得る構造となる。

また、導電性バンプを用いることで信頼性を向上させることができる。Cu、Z  
n、Sbが配合されていることが更に信頼性を改善できる。

更に、バイアホールをスタック構造にしないことや、両面に外部端子を設けた際  
、外部端子の直下に反対面の外部端子を設けないことで信頼性を向上させること  
ができる。

#### 【図面の簡単な説明】

##### 【図1】

図1 (A) は、本発明の第1実施形態に係る多層プリント配線板の構成を示す断  
面図であり、(B) は該多層プリント配線板にICチップを実装した状態を示す  
断面図である。

##### 【図2】

図1 (B) に示す多層プリント配線板にICモジュールを搭載した状態を示す断  
面図である。

##### 【図3】

図1に示す多層プリント配線板を構成する片面回路基板の製造工程図である。

##### 【図4】

図1に示す多層プリント配線板を構成する片面回路基板の製造工程図である。

**【図5】**

図1に示す多層プリント配線板を構成する片面回路基板の製造工程図である。

**【図6】**

図1に示す多層プリント配線板を構成する片面回路基板の製造工程図である。

**【図7】**

図1に示す多層プリント配線板の製造工程図である。

**【図8】**

図1に示す多層プリント配線板の製造工程図である。

**【図9】**

第1実施形態の第1改変例に係る多層プリント配線板の製造工程図である。

**【図10】**

第1実施形態の第2改変例に係る多層プリント配線板の製造工程図である。

**【図11】**

(A) は、第1実施形態の改変例に係る多層プリント配線板の断面図であり、(B) は、平面図である。

**【図12】**

第1実施形態の改変例に係る多層プリント配線板の断面図である。

**【図13】**

(A1)、(B1)、(C1) は、図2中の外部端子を拡大して示し、(A2)、(B2)、(C2) は、(A1)、(B1)、(C1) 中の外部端子の斜視図である

**【図14】**

(A) は第1実施例の改変例1のバイアホールを示す断面図であり、(B) は第1実施例の改変例2のバイアホールを示す断面図であり、(C) は第1実施例の改変例3のバイアホールを示す断面図である。

**【図15】**

(A)、(B)、(C) は、従来技術の多層プリント配線板の説明図である。

**【図16】**

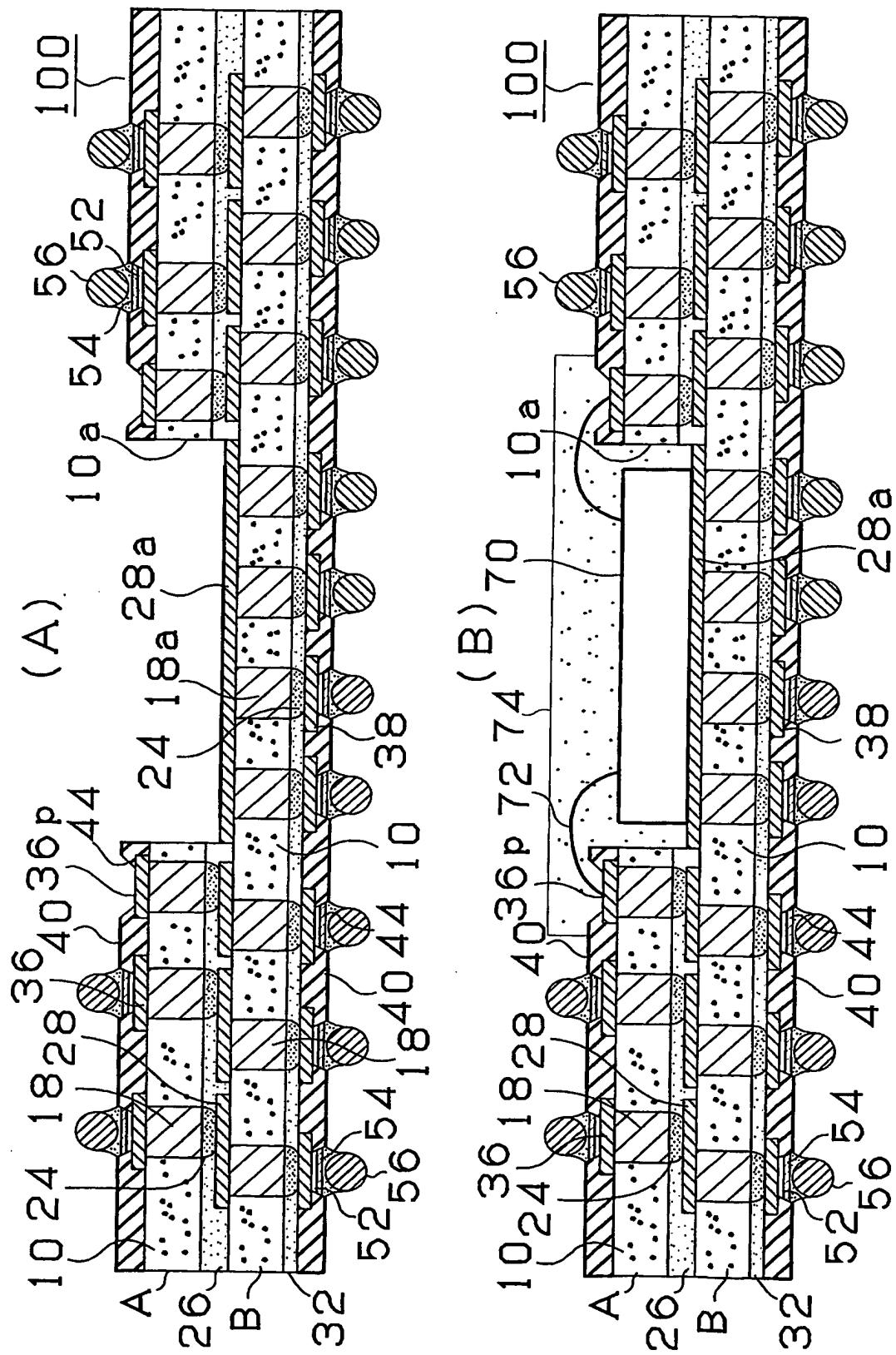
実施例と比較例とで導通試験の結果を比較した図表である。

## 【符号の説明】

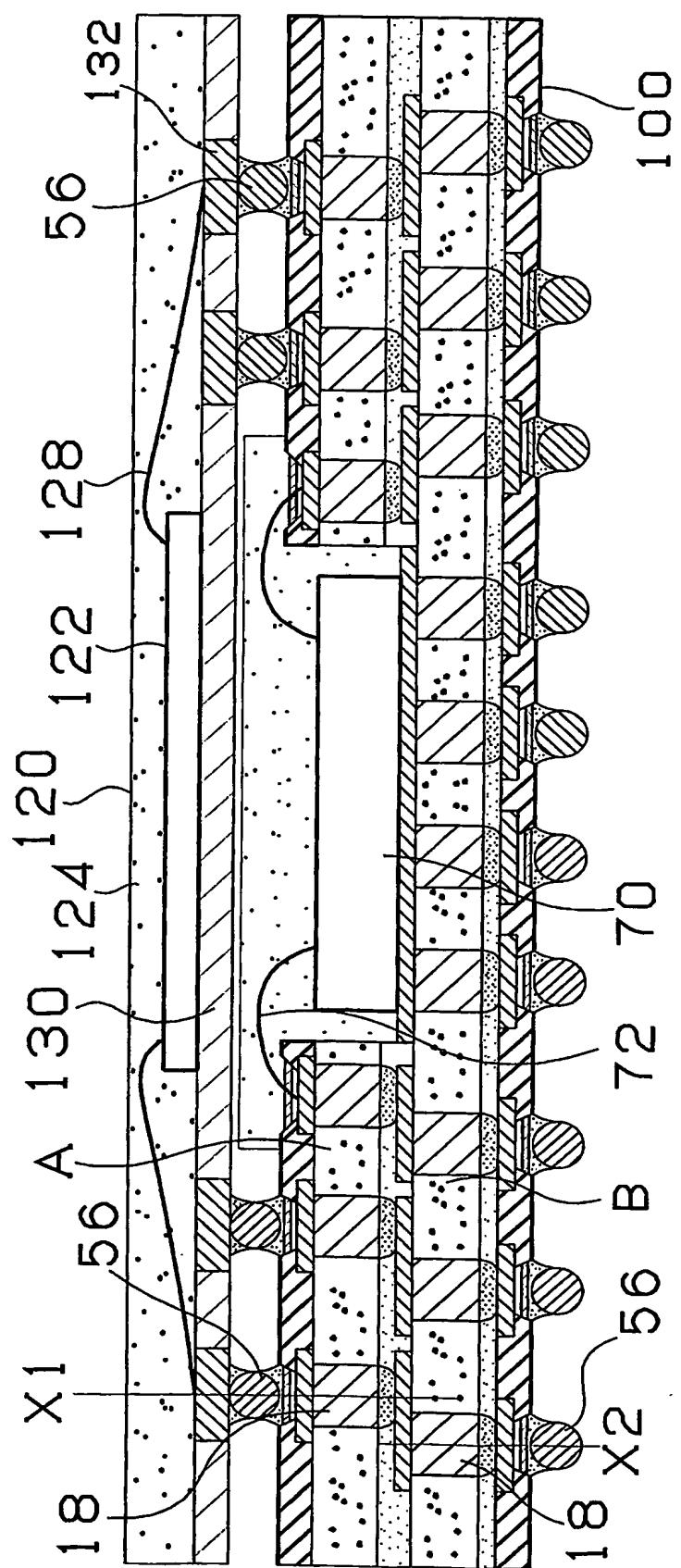
- 10 絶縁性基材
- 12 銅箔
- 16 開口
- 17 銅めっき
- 18 バイアホール
- 24 半田バンプ
- 26 接着剤層
- 28 導体回路
- 29 スズ薄膜層
- 30 銅箔
- 32 接着剤層
- 36、38 導体回路
- 40、42 ソルダーレジスト層
- 44, 46 開口
- 52 ニッケル層
- 54 金層
- 56 BGA
- A 片面回路基板
- B 片面回路基板

【書類名】図面

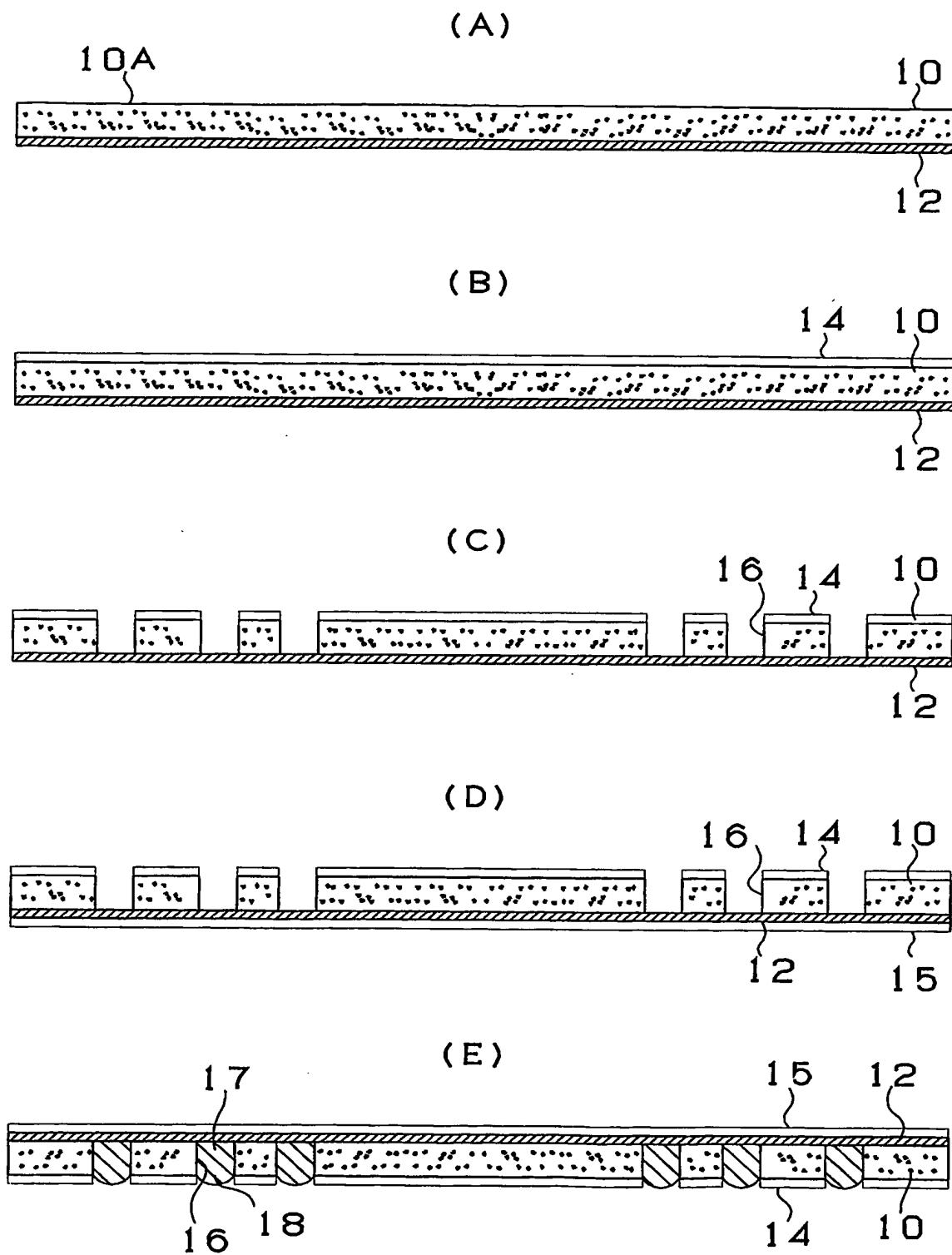
【図1】



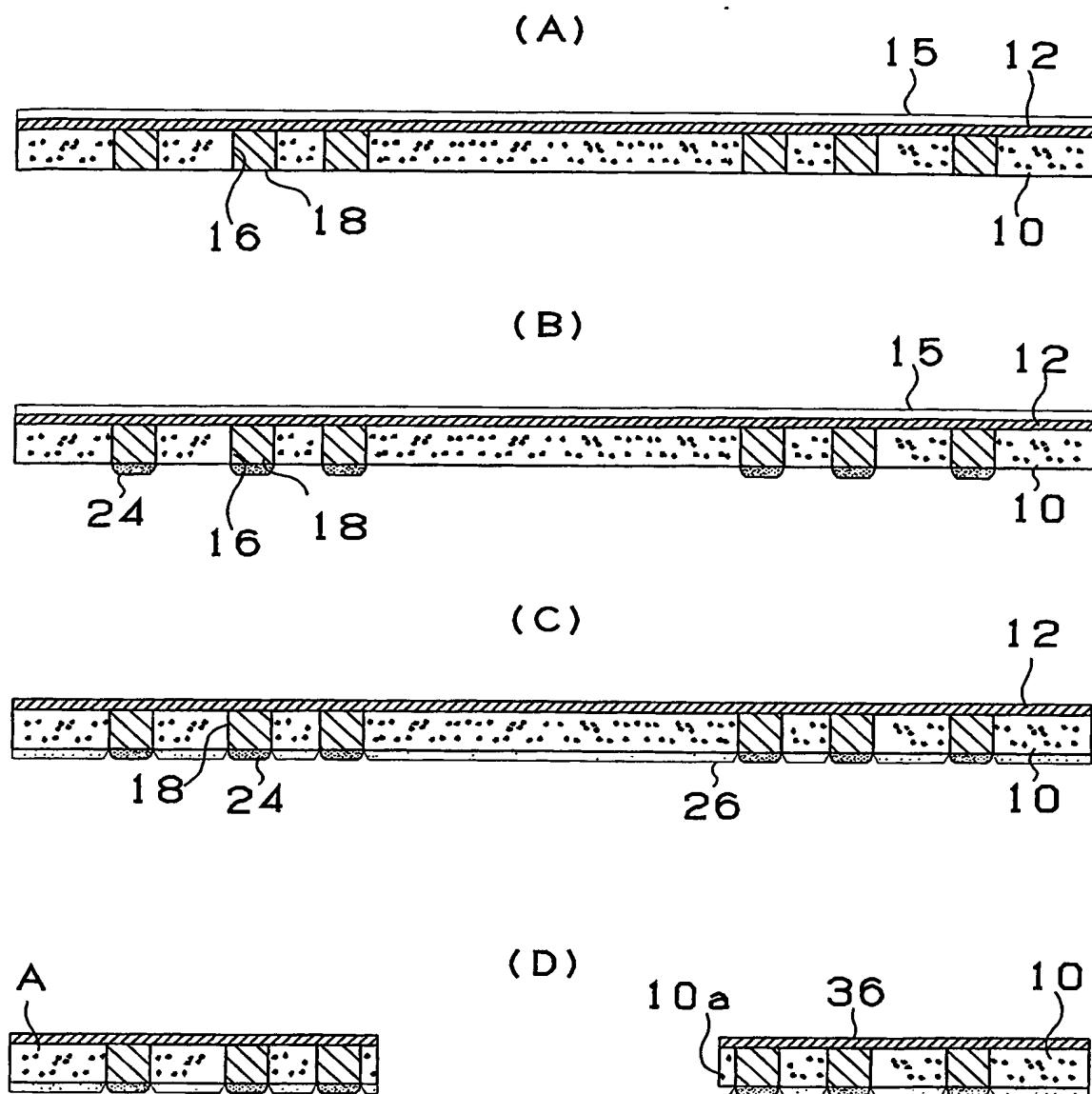
【図 2】



【図3】

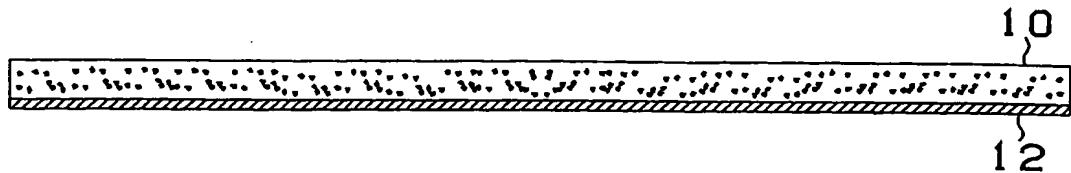


【図4】

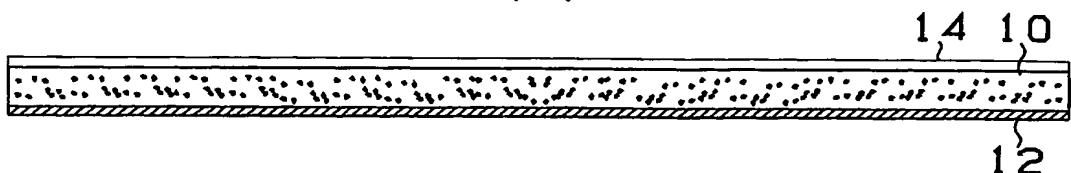


【図5】

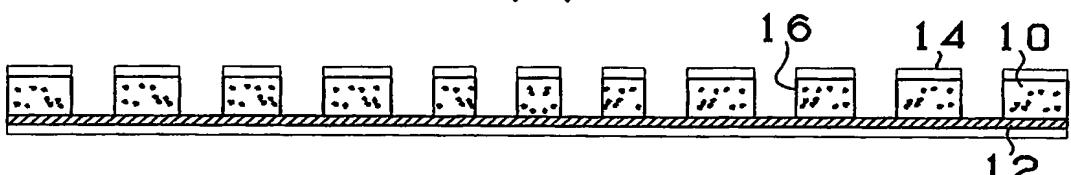
(A)



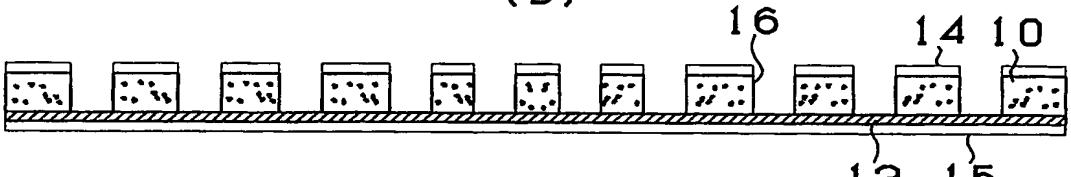
(B)



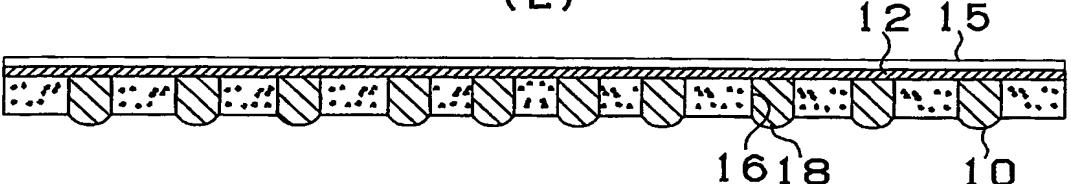
(C)



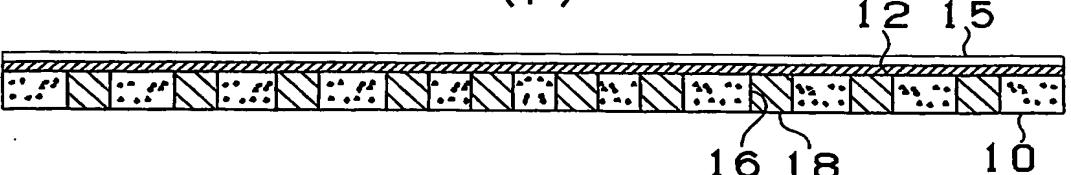
(D)



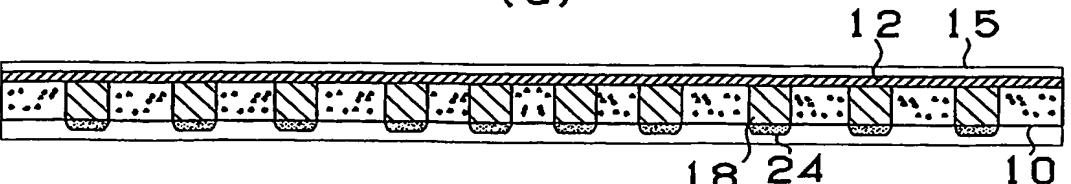
(E)



(F)

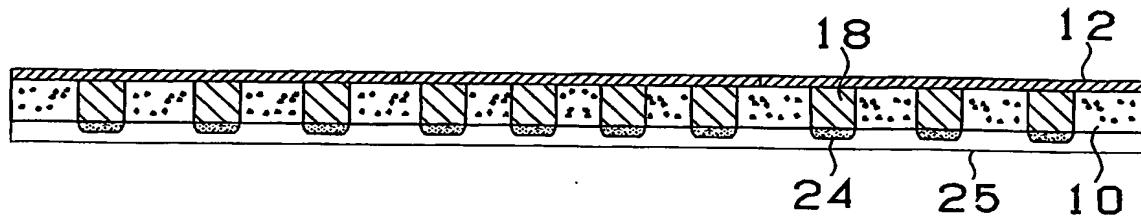


(G)

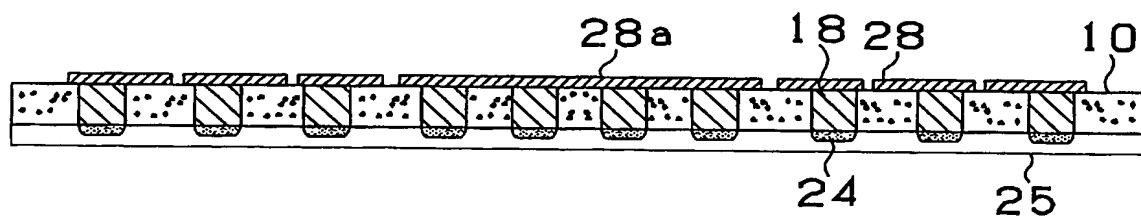


【図6】

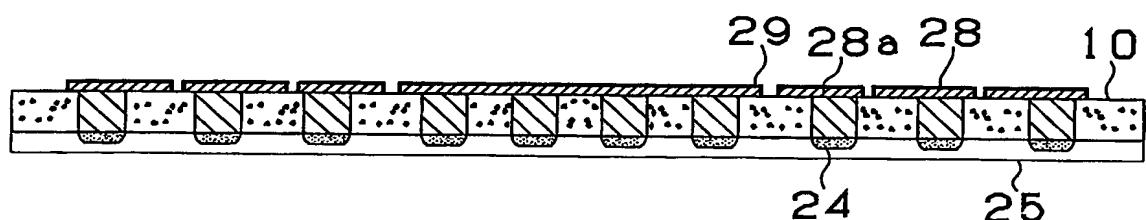
(A)



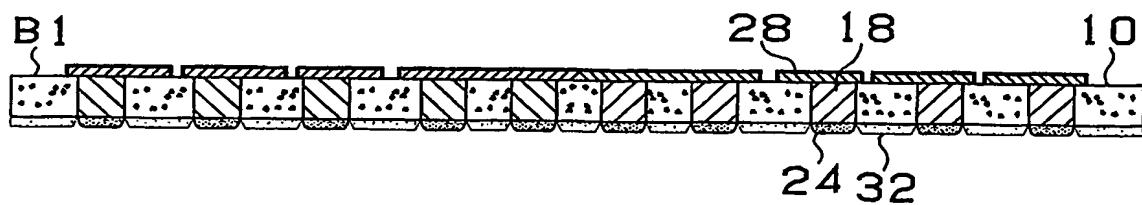
(B)



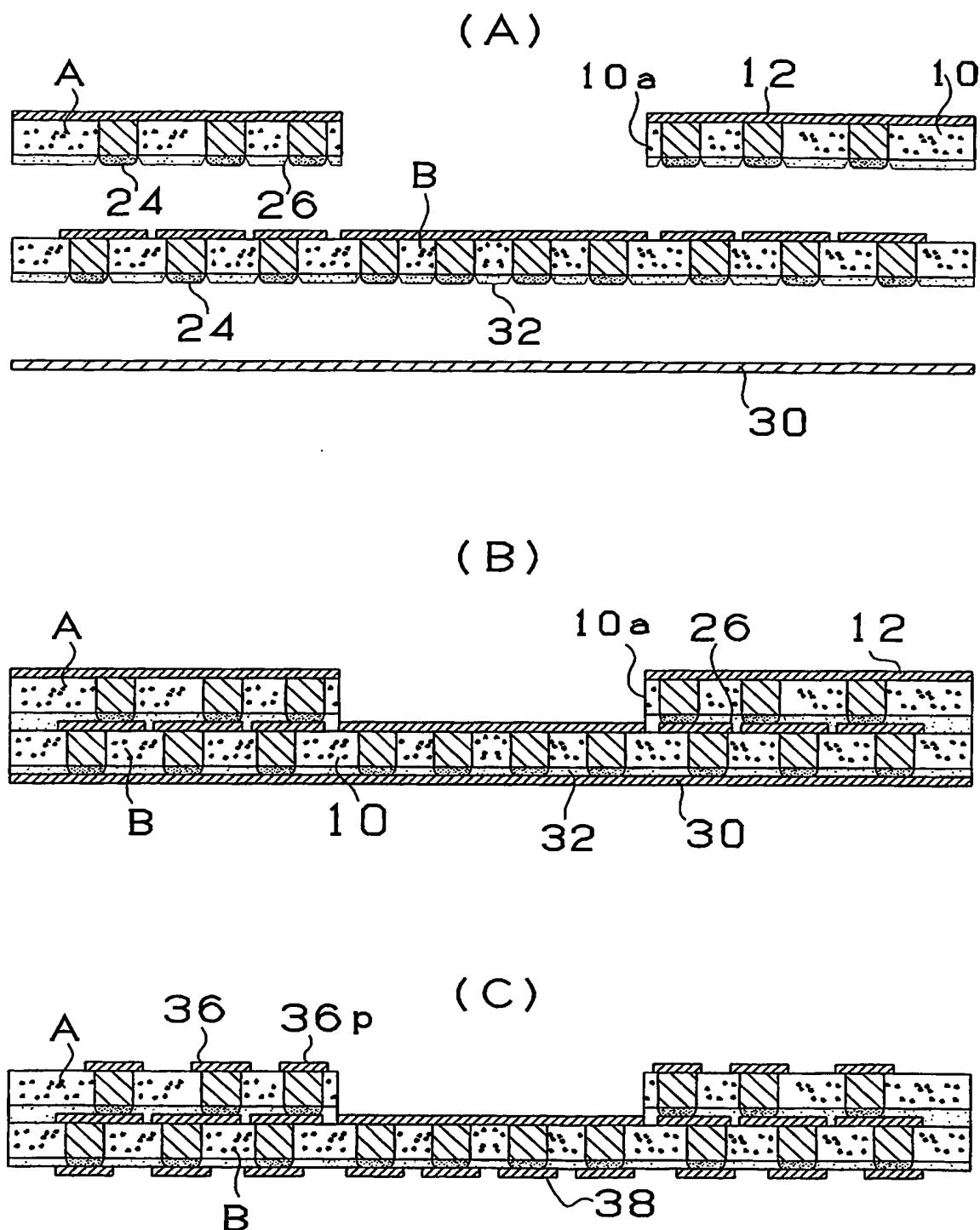
(C)



(D)

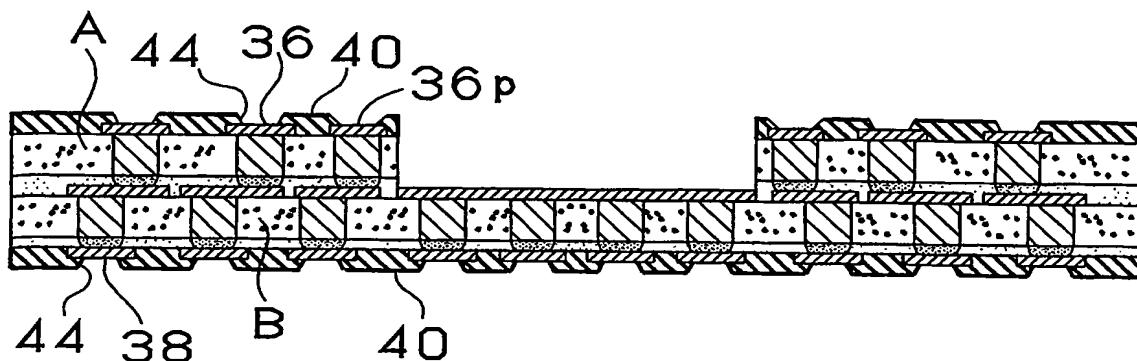


【図 7】

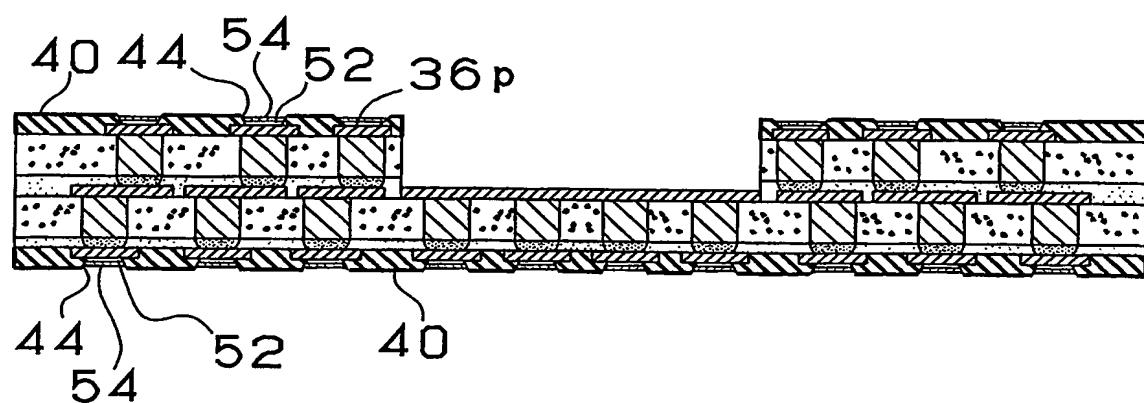


【図8】

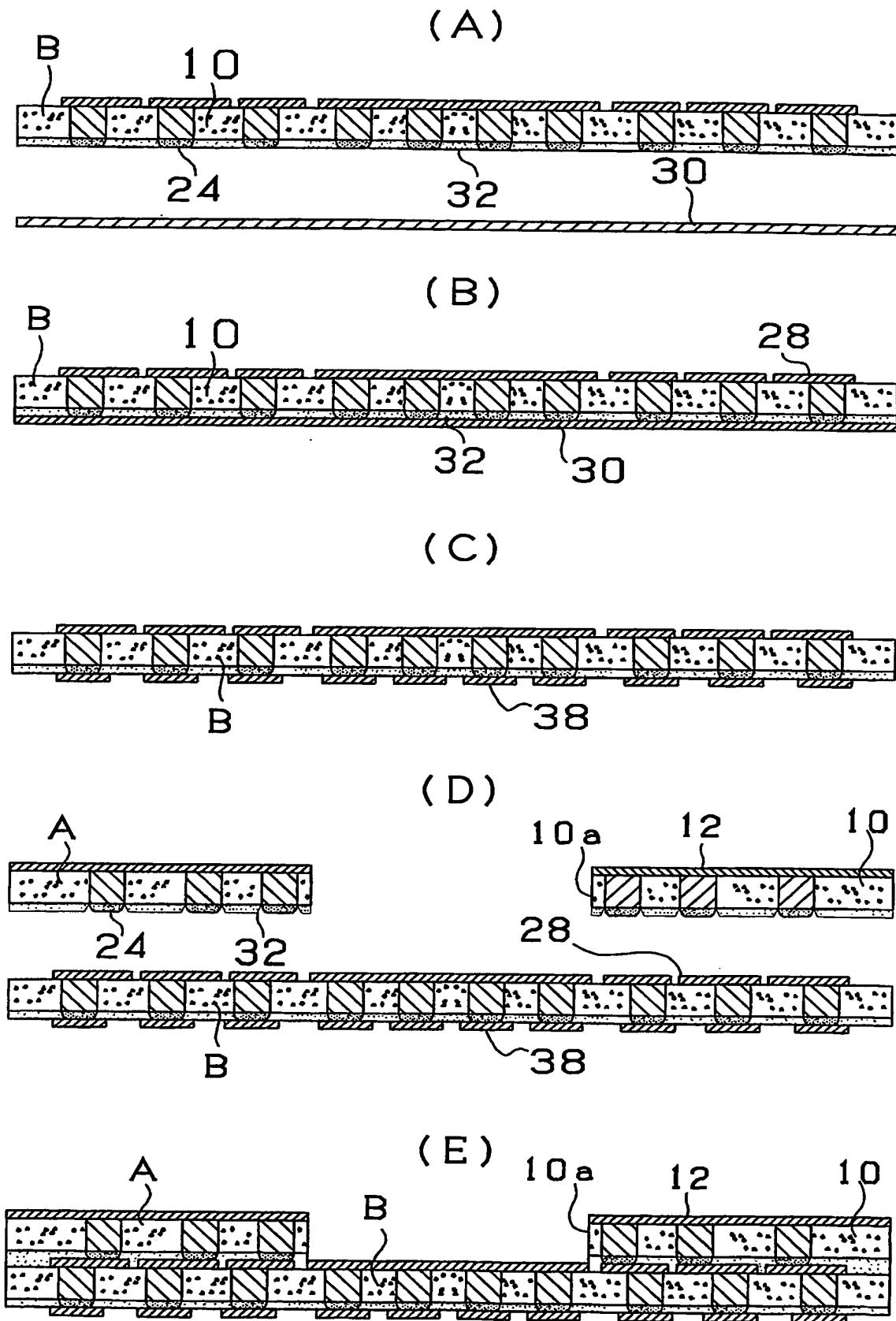
(A)



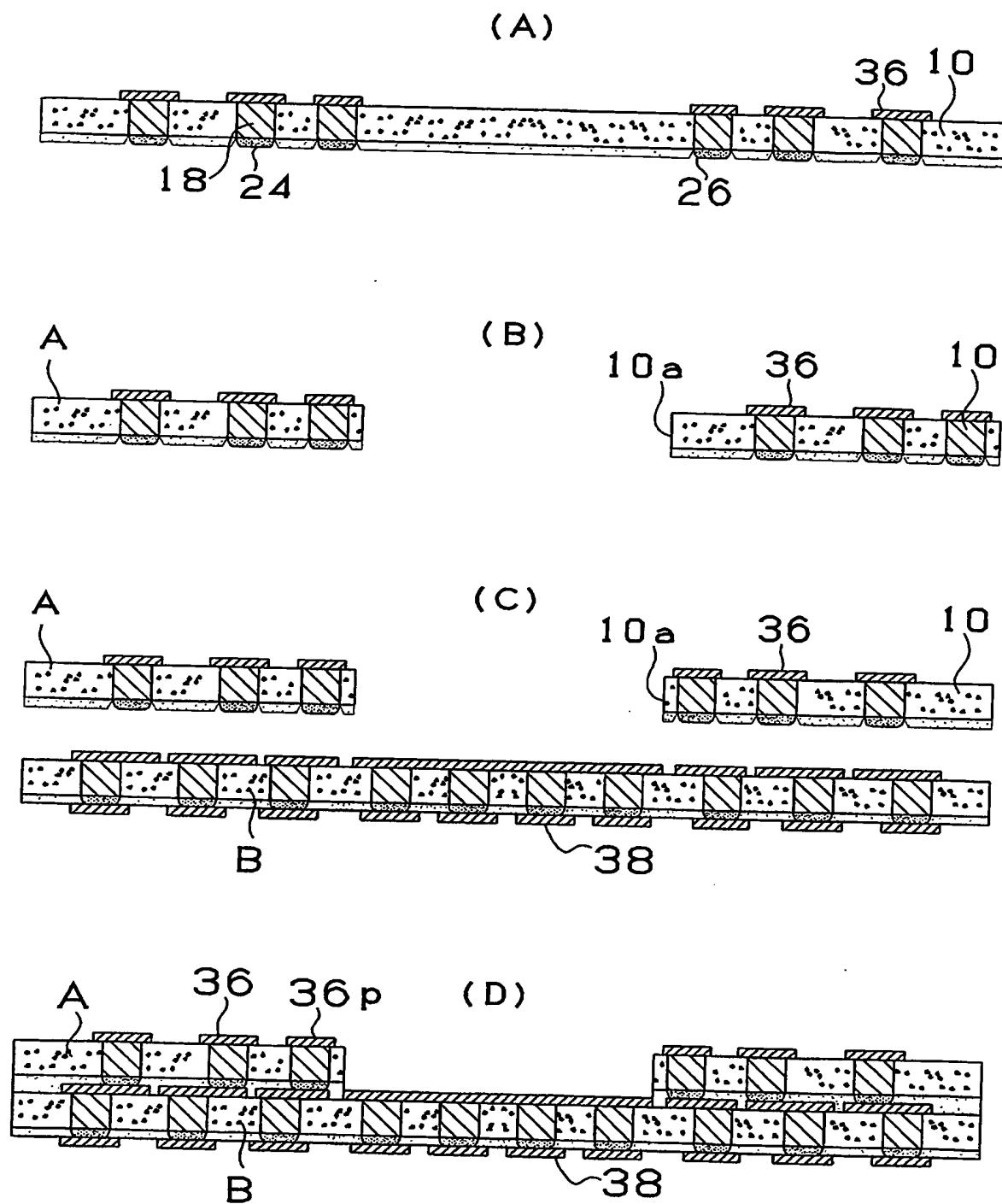
(B)



【図9】

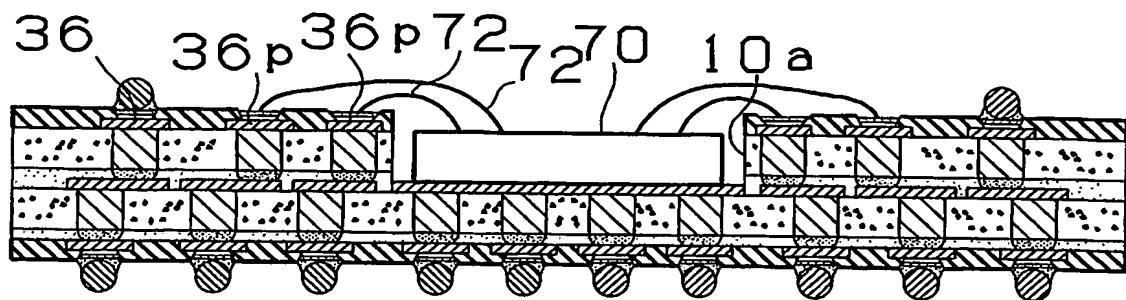


【図10】

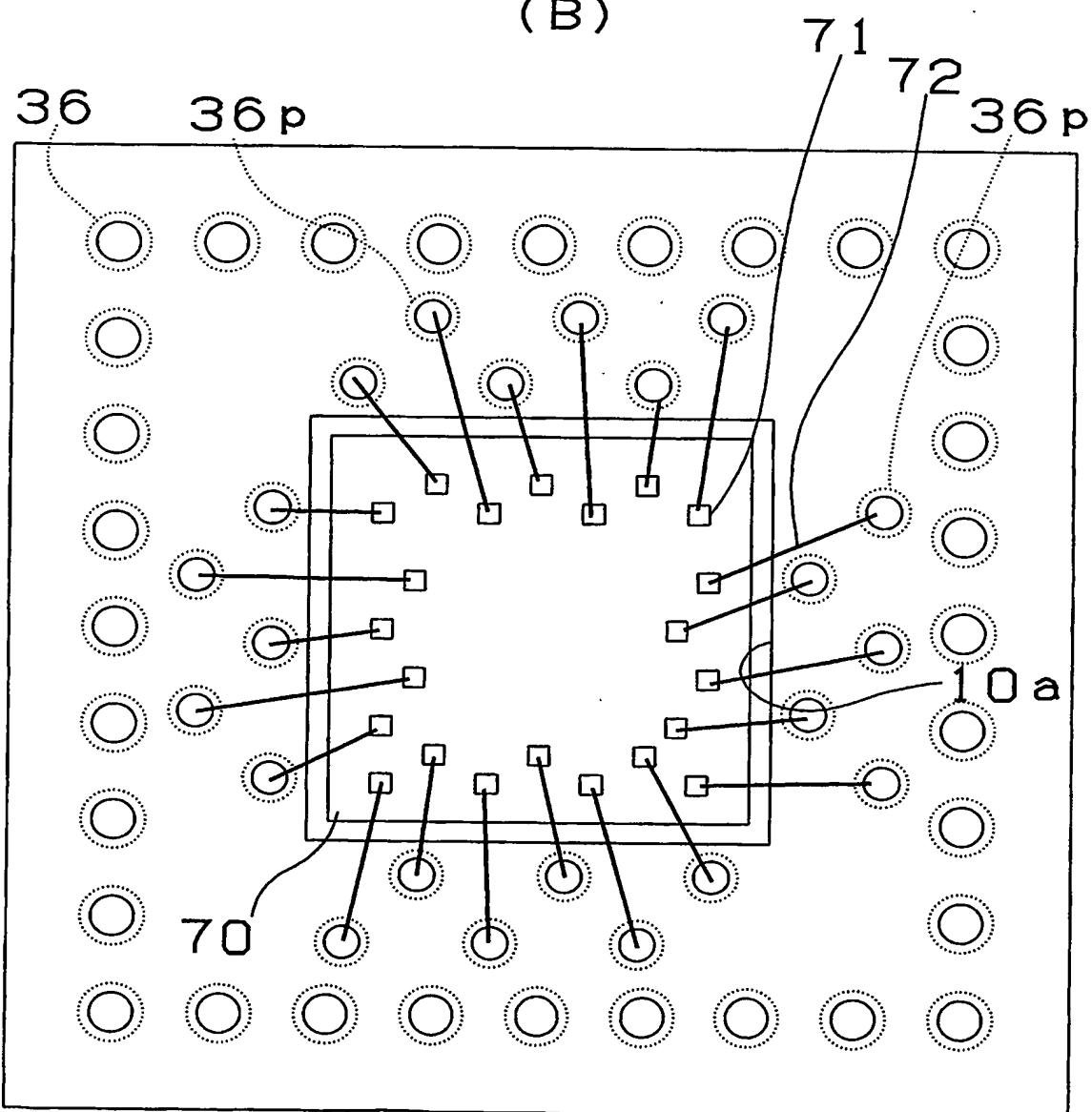


【図11】

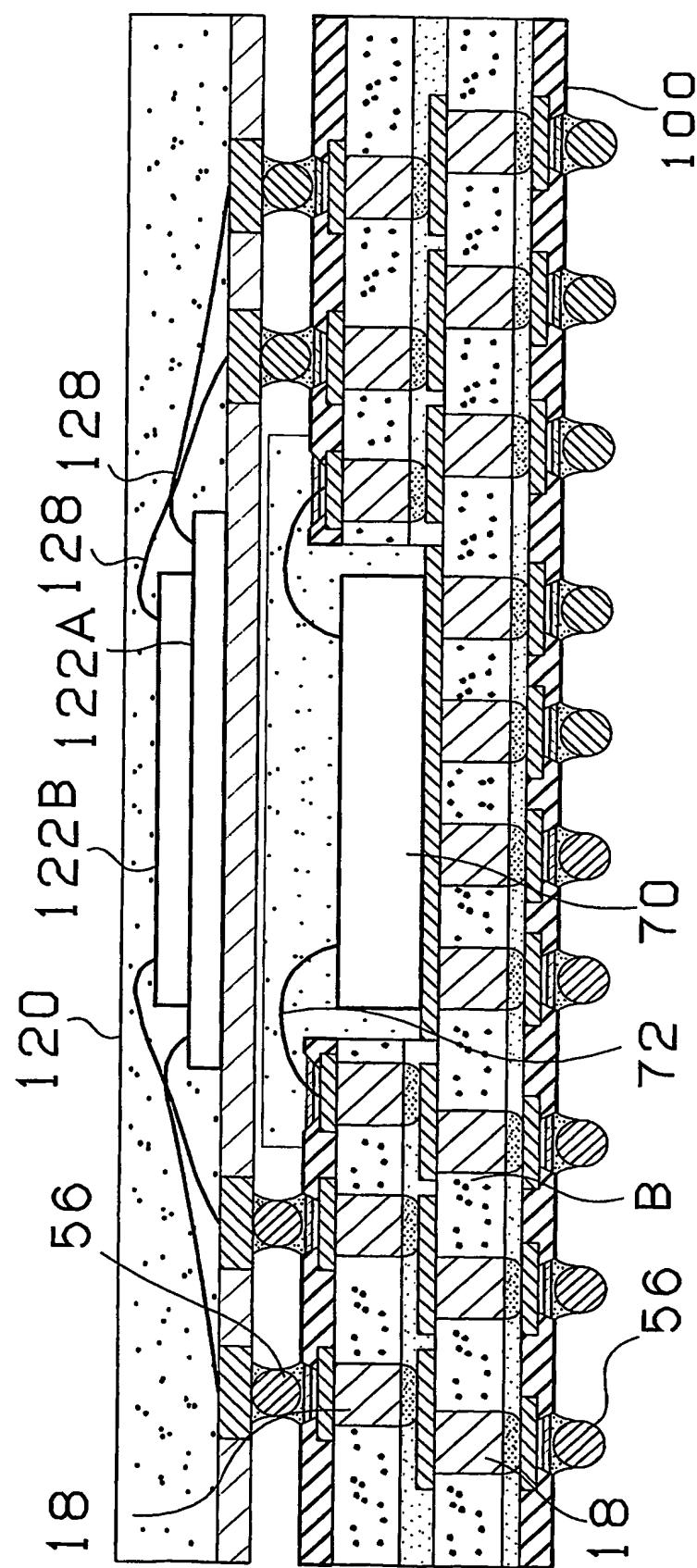
(A)



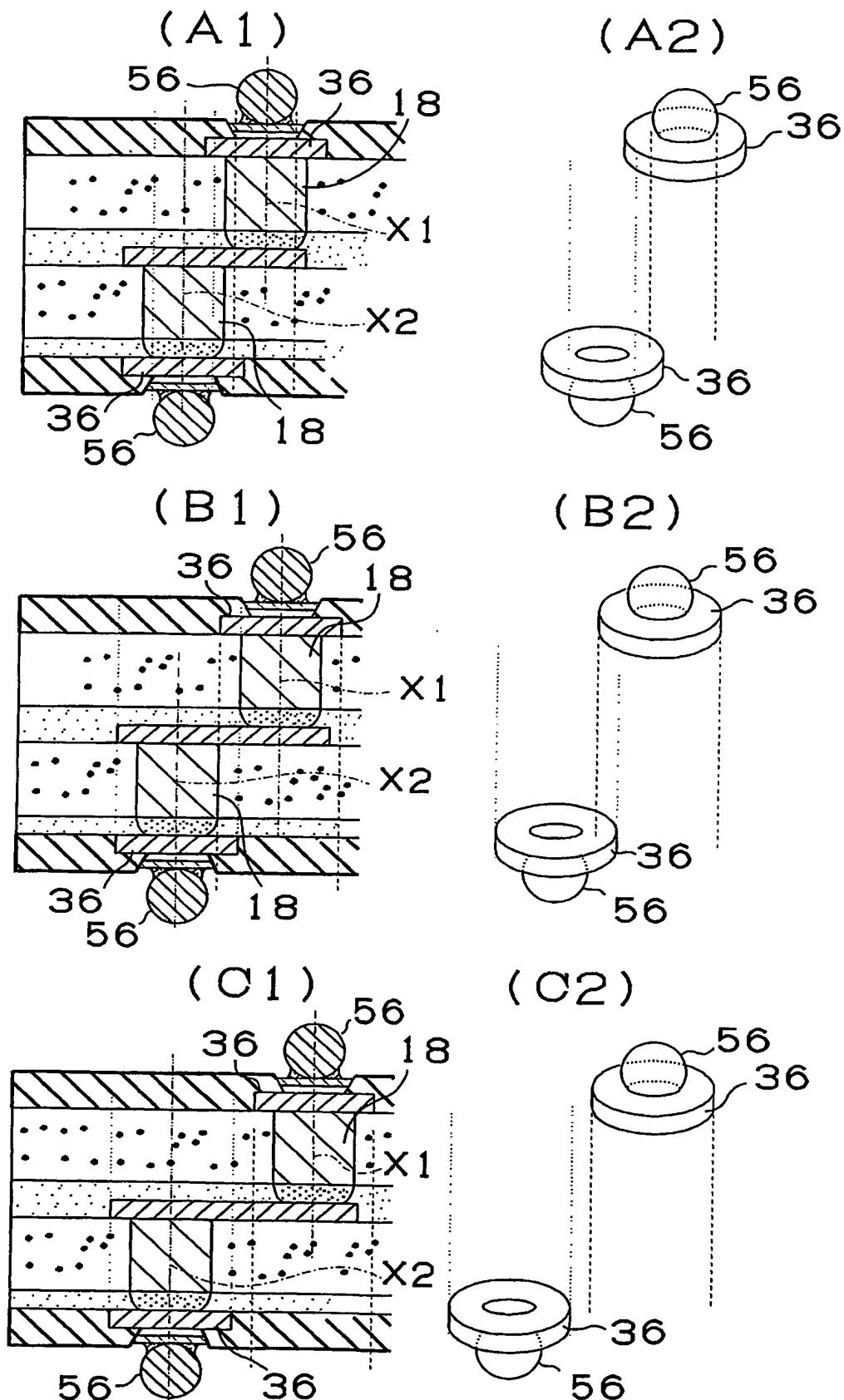
(B)



【図12】

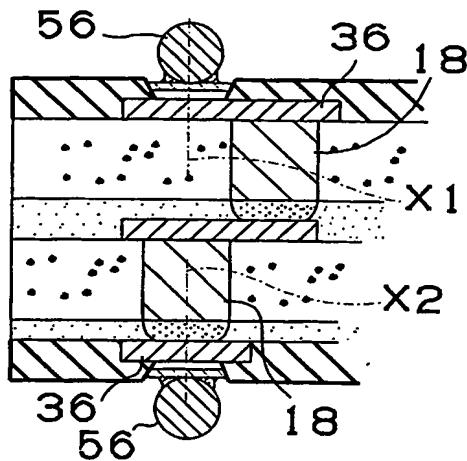


【図13】

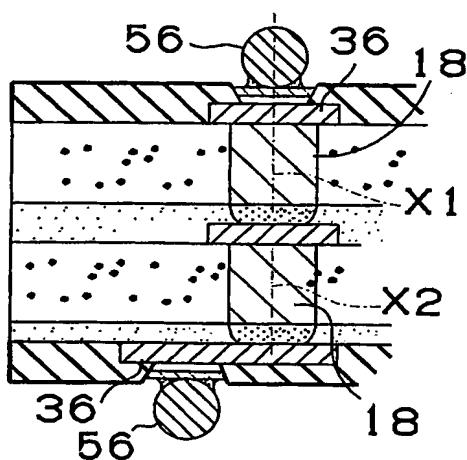


【図14】

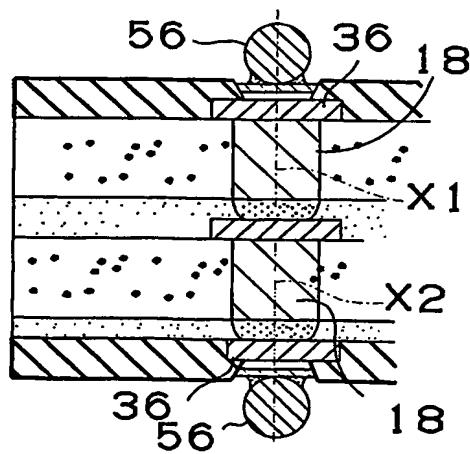
(A)



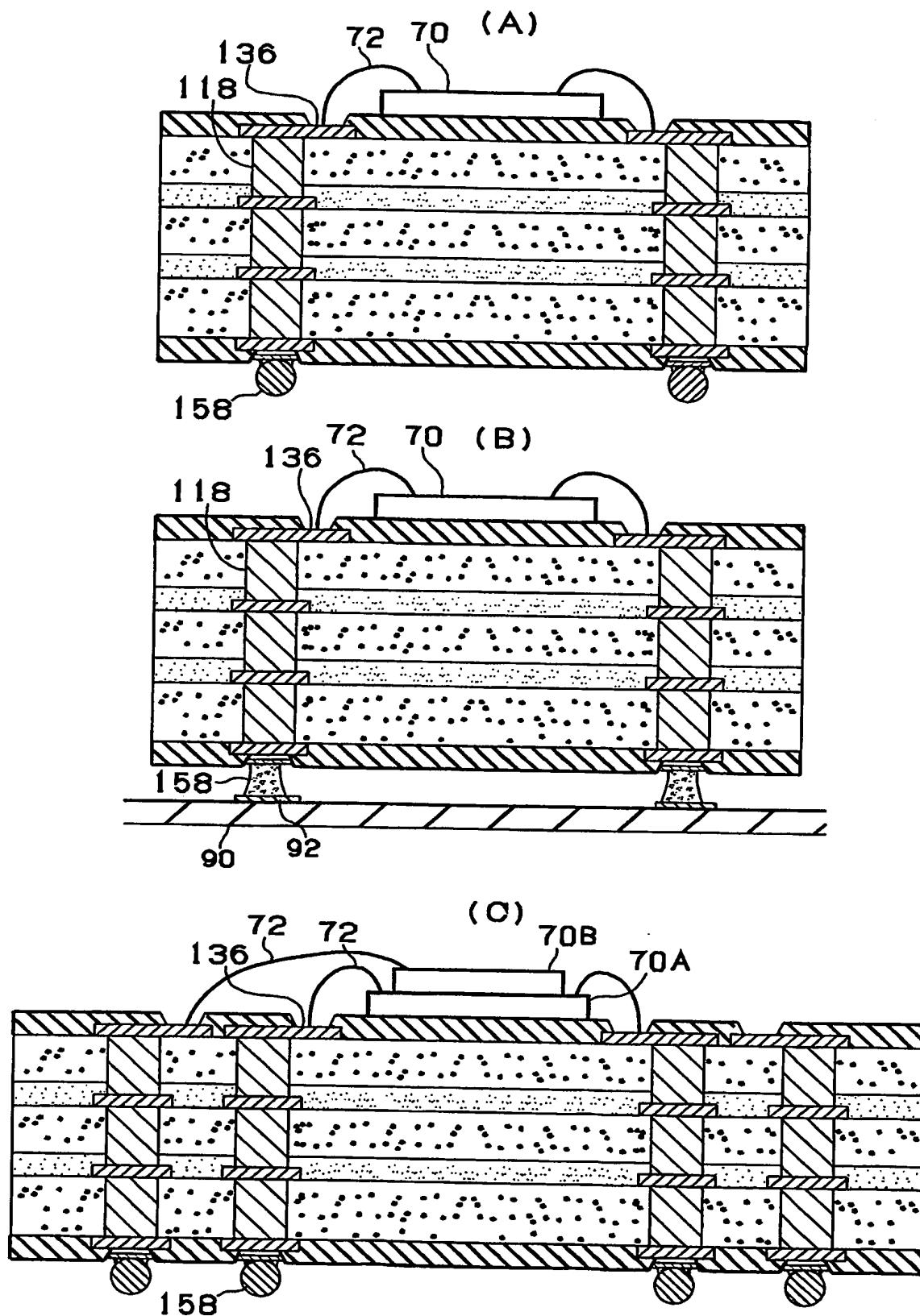
(B)



(C)



【図15】



【図16】

分類	検査の 可否	リペアー の可否				
			500 Cycle	1000 Cycle	2000 Cycle	3000 Cycle
実施例1	可	可	○	○	○	○
実施例2	可	可	○	○	○	○
実施例3	可	可	○	○	○	○
実施例4	可	可	○	○	○	○
実施例5	可	可	○	○	○	△
実施例1改1	可	可	○	○	○	△
実施例1改2	可	可	○	○	○	△
実施例1改3	可	可	○	○	△	▲
比較例1	—	否	○	△	×	×
比較例2	—	否	○	△	▲	×

○：全ピース導通試験問題なし

△：1-2ピースで短絡発生

▲：3-4ピースで短絡発生

×：全ピースで短絡発生

【書類名】 要約書

【要約】

【課題】 構造的にも容易に多層化でき、設計などの仕様変更に耐え得る多層プリント配線板を提供する。

【解決手段】 片面回路基板A、Bからなり、ICチップ70を収容する多層プリント配線板100は、表面及び裏面にBGA56が配置され、表面のBGA56を介してICモジュール120を実装した状態で、裏面のBGA56を介してプリント配線板に接続することができる。このため、実装されるICモジュールの形態の自由度が増し、種々のICモジュールを搭載することができる。

【選択図】 図2

## 認定・付加情報

特許出願の番号	特願2003-049252
受付番号	50300309795
書類名	特許願
担当官	第四担当上席
作成日	0093 平成15年 2月27日

## &lt;認定情報・付加情報&gt;

【提出日】 平成15年 2月26日

次頁無

出証特2004-3019549

出願人履歴情報

識別番号

[000000158]

1. 変更年月日

[変更理由]

住 所

氏 名

1990年 8月29日

新規登録

岐阜県大垣市神田町2丁目1番地

イビデン株式会社

This Page is inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT OR DRAWING
- BLURED OR ILLEGIBLE TEXT OR DRAWING
- SKEWED/SLANTED IMAGES
- COLORED OR BLACK AND WHITE PHOTOGRAPHS
- GRAY SCALE DOCUMENTS
- LINES OR MARKS ON ORIGINAL DOCUMENT
- REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**  
**As rescanning documents *will not* correct images**  
**problems checked, please do not report the**  
**problems to the IFW Image Problem Mailbox**